

САМОСИНХРОННАЯ СХЕМОТЕХНИКА - АЛЬТЕРНАТИВА СИНХРОННОЙ

кандидаты технических наук Степченко Ю.А., Дьяченко Ю.Г., Петрухин В.С., Филин А.В.

Институт проблем информатики РАН (ИПИ РАН)

117900, Москва, ГСП-1, ул. Вавилова, 30/6,

тел. (095) 237-3001, факс (095) 310-7050, E-mail: ia_ste@ipi.ac.ru

В работе подводятся итоги сравнительного проектирования представительных тестовых устройств (регистрового и комбинационного типов) в синхронном (С) и строго самосинхронном (СС) базисах. Показано, что применение СС-схемотехники в отказобезопасных и отказоустойчивых устройствах (и системах) наиболее предпочтительно, т.к. обеспечивает более высокое быстродействие при меньших аппаратных затратах и энергопотреблении по сравнению с их С-аналогами.

В течение ряда лет в ИПИ РАН проводятся работы по формированию и отработке концепции, принципов построения и архитектуры естественно-надежных компьютеров (ЕНК) для систем реального времени (СРВ) [1]. Одно из ключевых свойств ЕНК - использование принципа *самосинхронного* (вместо *принудительного синхронного*) взаимодействия для всех видов его активных ресурсов, включая все уровни аппаратуры и программного обеспечения. Элементная база (ИС) для ЕНК также проектируется как самосинхронная, поскольку реализуется в базисе самосинхронной (СС) схемотехники, обеспечивающей выполнение требований, предъявляемых к компьютерам реального времени.

СС-схемотехника ИС характеризуется следующими важными для СРВ свойствами:

- *событийностью функционирования* (не использует принудительной синхронизации);
- *реальным быстродействием*, самонастраивающимся на *реальные* параметры технологии ИС, *реальные* условия ее окружения и вид обрабатываемой информации; быстродействие при этом может изменяться в широком диапазоне, не влияя на устойчивость работы ИС;
- *саморегулирующимся энергопотреблением* – от автоматического перехода в энергосберегающий режим всех без исключения компонентов ИС до активизации на текущем шаге только тех ее компонентов, которые необходимы для целей обработки информации;
- *естественными самопроверяемостью и самодиагностируемостью* как неотъемлемыми свойствами процессов функционирования СС-схем; любая СС-схема гарантирует 100%-ную самопроверяемость по отношению к константным неисправностям.

Для подтверждения этих уникальных свойств СС-схем и определения "цены" их реализации (в количественном выражении) в сравнении с С-схемами были разработаны альтернативные варианты С- и СС-схем - специально выбранных тестовых функциональных устройств (ТФУ). Особенности их схемотехнической реализации подробно описаны в [1]. Варианты ТФУ сравнивались между собой по быстродействию, аппаратным затратам и энергопотреблению. Для всех схем ТФУ использовалась одна и та же 3-микронная КМОП-технология, для которой имелся весь набор необходимых топологических и технологических параметров. Полученные характеристики быстродействия, при необходимости, могут быть аппроксимированы на другие топологические нормы.

Модели вариантов ТФУ на VHDL-языке позволили получить их временные характеристики. СС-схемы прошли аттестацию на САПР СС-схем "РОНИС" (разработка ИПИ РАН) для подтверждения независимости их поведения от задержек входящих в них элементов.

В качестве ТФУ в классе регистровых устройств был выбран преобразователь последовательного кода в параллельный (далее - "конвертер"). Источником кода, передаваемого по последовательной шине (системной магистрали), принято устройство, названное "Задатчиком". Класс комбинационных устройств представлен арифметико-логическим устройством (АЛУ). Все ТФУ должны были быть работоспособными в диапазонах условий:

- температуры (T) - от -63° до $+125^{\circ}$ C;
- питающего напряжения (V_{CC}) - от +3 до +7 В;
- нагрузочной способности шины (N_d) - от 0 до 15 единичных нагрузок.

Для вариантов исполнения ТФУ приняты следующие обозначения:

- **C-Kn (C-A)** - синхронный несамопроверяющийся n -разрядный конвертер (С-АЛУ);
- **C-K_nn (C-A_n)** - самопроверяющийся (n) С-вариант **C-Kn (C-A)**;
- **C-K_{O1}n (C-A_{O1})** – первый отказоустойчивый (O1) С-вариант конвертера (АЛУ) на базе дублирования двух **C-K_nn (C-A_n)**;
- **СС-K_nn-Ф; СС-K_nn-Р (СС-A_n-Ф; СС-A_n-Р)** - самопроверяющиеся СС-конвертеры (АЛУ) с использованием формального (Ф) или реального (Р) подходов при проектировании;
- **СС-K_{O1}n-Р (СС-A_{O1}-Р)** – первый отказоустойчивый (O1) СС-конвертер по методу дублирования двух СС-устройств **СС-K_nn-Р (СС-A-Р)**;
- **СС-K_{O2}n-Р** – второй отказоустойчивый (O2) СС-конвертер по методу скользящего резервирования с замещением посредством сдвига.

1. ТРАДИЦИОННЫЙ СИНХРОННЫЙ КОНВЕРТЕР

Разработка С-варианта имела целью получить "близкую к идеалу" схему, которая без всяких оговорок могла бы служить корректной базой для сравнения с СС-схемами. Анализ показал, что таковой является двухтактная схема С-конвертера, по отношению к нему далее будет использоваться термин "идеализированный", поскольку:

- произведена "подгонка" параметров системы синхронизации (синхроимпульсов и сдвига между ними) под параметры схемы для достижения его максимальной производительности;
- исключены из рассмотрения драйверы доставки импульсов к местам назначения;
- использована триггерная ячейка с минимальными аппаратными затратами и максимальным быстродействием (на базе четырех двунаправленных ключей).

На *рис. 1* представлена упрощенная схема взаимодействия Задатчика и Преобразователя. Предполагается, что информационная связь между ними заранее установлена, и в Задатчике всегда готова информация для передачи. В *табл. 1* отражены аппаратные затраты конвертеров

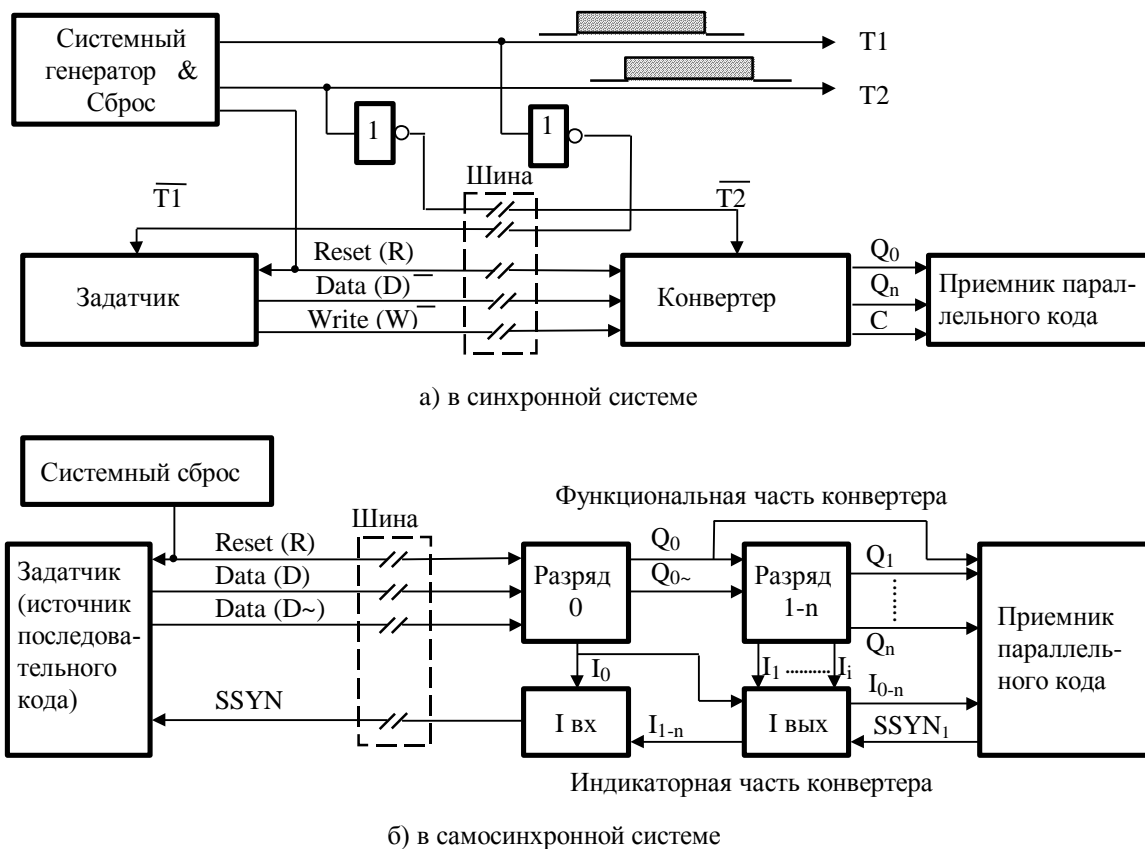


Рис.1. Схема взаимодействия Задатчика и Конвертера

в МОП-транзисторах на 1 разряд, реальное время записи одного бита и энергопотребление.

Целесообразность введения термина "реальное время" проистекает из способности СС-схем функционировать по реальным задержкам входящих в них элементов. Время переключения в них любого компонента не ограничивается ни снизу, ни сверху, а определение факта его завершения обеспечивается использованием СС-кодов. С-схемы разрабатываются с учетом ограниченности времени переходного процесса и неблагоприятных условий эксплуатации, в которых должна быть обеспечена их работоспособность.

Таблица 1. Характеристики конвертеров кода
($T = 27^\circ C$, $V_{CC} = 5 B$, $N_d = 6$)

Устройство	Число транз.		Задержка, нс		Энергопотребление, мВт	
	При разрядности устройства, бит					
	8	32	8	32	8	32
С-К _n	22	21	240	247	2,0+1,69 К _А	2,0+5,58 К _А
С-К _n n	61	59	408	417	2,02+3,31 К _А	2,02+11,91 К _А
С-К ₀ 1n	170	151	397	406	2,53+6,85 К _А	2,53+24,77 К _А
СС-К _n -Ф ^{*)}	48	48	382	445	2,84	9,60
СС-К _n -P	48	47	143	145	2,31 К _А	7,60 К _А
СС-К ₀ 1n-P	111	107	164	248	4,93 К _А	16,54 К _А
СС-К ₀ 2n-P	118	102	170	255	4,33 К _А	13,83 К _А

*) наихудший случай, без учета статистических свойств поступающей информации

С-реализация обязана ориентироваться на худший случай условий эксплуатации ($T = +125^\circ C$, $V_{CC} = 3 B$, $N_d = 15$), поэтому ее реальное быстродействие практически не будет изменяться при изменении условий. Реальное быстродействие СС-схем может изменяться в широких пределах. Например, быстродействие (длительность цикла обмена) СС-схемы (СС-К8-Р) изменяется от

59 нс ($T = -63^\circ \text{C}$, $V_{\text{CC}} = 7 \text{ В}$, $N_d = 0$) до 352 нс ($T = +125^\circ \text{C}$, $V_{\text{CC}} = 3 \text{ В}$, $N_d = 15$); первое значение в 4 раза лучше, а второе - в 1,5 раза хуже, чем у несамостоятельной С-схемы.

2. САМОСИНХРОННЫЕ КОНВЕРТЕРЫ

При разработке СС-триггерной ячейки можно было бы взять ее С-аналог и дополнить управляющим сигналом, обеспечивающим индикацию окончания в ней переходного процесса. Однако работа С-триггера на базе двунаправленных ключей обеспечивается ограничением времени срабатывания инвертора между его двумя управляющими сигналами [1].

В рамках концепции строгой самосинхронизации такой подход неприемлем. Именно в этом разница между СС-схемами и их подклассом - квазисамосинхронными схемами. В последних предполагается, что задержки отдельных элементов лимитированы. Отказ от ограниченности задержек позволяет реализовать возможности СС-схем в полном объеме, в том числе их устойчивость к параметрическим отказам. Естественно, что и цена реализации СС-схем выше. В данном случае С-триггер требует 18, а СС-триггер - 24 транзистора.

2.1. Формальный СС-конвертер

Конвертер СС-К8-Ф - это пример Ф-подхода к проектированию СС-схем. Его обмен с Задатчиком осуществляется по принципу "запрос - ответ", что требует выработки ответного сигнала (SSYN). При формальном подходе время СС-обмена между Задатчиком и конвертером будет больше времени С-обмена на время обмена (установки и сброса) сигнала SSYN и время формирования сигнала окончания переходных процессов в регистре.

Из *табл.1* видно, что быстродействие конвертера С-К8 на 42% лучше, чем у СС-К8-Ф. Хотя сравниваются две неравноценные схемы - идеальная С-схема, не имеющая контроля, и самопроверяющаяся СС-схема. Однако, даже при таких условиях сравнения правильный учет особенностей СС-схем может дать выигрыш в быстродействии по сравнению с С-аналогами, что и подтверждает следующий раздел.

2.2. Реальный СС-конвертер СС-К8-Р

Особенность этого конвертера - в совмещении процесса обмена сигналами по шине с формированием сигнала окончания всех переходных процессов на основе организации конвейера между его входным регистром и остальной частью. Идея совмещения заключается в установке/сбросе сигнала SSYN от СС-К8-Р по окончании в нем не всех переходных процессов, а только тех, которые обеспечивают процесс передачи информации в его входной триггер, т.е. достаточно зафиксировать факт окончания переходных процессов в последнем (I_0).

Регистр работает следующим образом. Задатчик инициирует текущую передачу (перевод выходов D, \bar{D} в рабочую фазу - код 01 или 10), что разрешает запись информации во входной триггер конвертера. Если предыдущая передача завершена (I_{1-n}), выдается SSYN.

С этого момента, идут два параллельных процесса:

1) прием Задатчиком сигнала SSYN, инициация им фазы гашения ($D = D^{\sim} = 1$) и обнаружение этого факта Исполнителем;

2) перезапись информации в двухтактных триггерах из входных ячеек в выходные и обнаружение факта завершения переходных процессов в рабочей фазе - установка сигналов - I_n .

Использование такого подхода увеличивает скорость СС-обмена по шине.

Отметим еще один аспект термина "реальное быстродействие" для СС-схем. Оно определяется не только реальными задержками элементов, но и видом поступившей к ним информации. Например, поступление в конвертер бита, равного предыдущему, не изменяет состояния его входного разряда, что уменьшает длительность переходного процесса. Исходя из статистики, были выбраны чередующиеся тестовые воздействия: 00-11-00..

Возможность адаптации СС-схем к поступающей информации может быть средством повышения их быстродействия, что не достижимо в С-схемах. В итоге быстродействие СС-конвертера S^3_SR8-R выше быстродействия несамопроверяющегося С-конвертера: реальное время записи одного бита - 143 и 240 нс соответственно.

Эффективность Р-подхода для проектирования и корректного анализа конвертера (СС-К8-Р) в сравнении с Ф-подходом (СС-К8-Ф) очевидна: при одинаковых аппаратных затратах их быстродействие различается в 2,7 раза (143 и 382 нс). Правильный учет особенностей проектирования СС-схемы (СС-К8-Р) обеспечивает выигрыш в быстродействии по сравнению с несамопроверяющейся схемой (С-К8) в 1,7 раза, а использование Ф-подхода (СС-К8-Ф) приводит к противоположному результату - проигрышу в 1,6 раза.

Следует отметить, что недостатки, присущие Ф-методу, проявляются и при увеличении разрядности. Реализация общего индикатора сильно замедляет работу 16/32-разрядных конвертеров (СС-К16/32-Ф). Быстродействие же конвейерного 32-разрядного варианта на базе Р-подхода практически не уменьшается по сравнению с его 8-разрядным вариантом. А разница в быстродействии СС-К32-Ф и СС-К32-Р составляет 3,1 раза в пользу Р-подхода.

3. ОЦЕНКА ПОТРЕБЛЯЕМОЙ МОЩНОСТИ

Заключение о преимуществах и недостатках схемотехник неполно, если нет оценки энергопотребления сравниваемых схем. С ростом степени интеграции ИС цена отдельного транзистора постоянно снижается, в то время как ее энергопотребление выдвигается в число наиболее приоритетных характеристик. Все чаще в качестве определяющей характеристики ИС выступает не столько само быстродействие, сколько его энергетическая эффективность, т.е. величина энергопотребления, отнесенная к быстродействию ($мкВт/МГц$) [2].

Некорректная оценка энергопотребления может привести не только к необоснованным утверждениям, но и к диаметрально противоположным выводам. Например, что удвоение аппаратуры в СС-конвертере ведет к удвоению его энергопотребления по сравнению с С-реализацией. Это неверно. Корректность сравнения требует соблюдения ряда условий.

Сравнение схемотехник должно проводиться на базе системного подхода. Ресурсы системы, необходимые для функционирования отдельных сравниваемых частей, должны быть в соответствующей пропорции отнесены на их счет. В частности, обязательно должны быть учтены ресурсы подсистемы синхронизации: это наиболее энергопотребляющая подсистема для С-реализаций, а в СС-реализациях она отсутствует по определению. Учитываться должна и частота использования ТФУ – его *коэффициент активности* (K_A) в рамках системы.

Оценим долю энергопотребления тактового генератора (ТГ) - синхронизатора переключений всех устройств в С-системе, - приходящуюся на конвертер. Пусть ТГ служит источником синхросигналов для 12 устройств: пять устройств тактируются непосредственно частотой ТГ (например, равной 20 МГц), а остальные (в том числе и конвертер) - производной частотой системной шины, получаемой из выходной частоты ТГ с помощью делителя и равной 2,5 МГц для обеспечения работы всех конвертеров.

Суммарное энергопотребление конвертеров приведено в *табл. 1*. Откуда видно, что СС-конвертеры характеризуются меньшим энергопотреблением. Более того, лишь при коэффициенте $K_A=1,0$ простейший С-вариант (С-К32) сравнивается по энергопотреблению с СС-вариантом (СС-К32-Р). При этом энергопотребление СС-вариантов – отказоустойчивых и самопроверяющихся - почти в два раза меньше, чем у аналогичных синхронных.

Картина существенно меняется при уменьшении K_A . Применение конвертера в составе контроллера принтерного порта предопределяет его редкое использование в активном режиме (K_A близок к 0). При $K_A=0,1$ преимущество (меньшее энергопотребление) СС-вариантов перед С-вариантами конвертеров следующее (в зависимости от разрядности):

- в 3-9 раз при сравнении СС-К_n-Р с простейшим С-вариантом С-К_n;
- в 2-10 раз при сравнении СС-К_n-Р с самопроверяющимся С-вариантом С-К_nп;
- в 2-8 раз при сравнении СС-К₀₂n-Р с отказоустойчивым С-вариантом С-К₀₁n.

Такой выигрыш обеспечивается отсутствием в СС-реализациях постоянно переключающихся элементов подсистемы синхронизации. Большое энергопотребление у С-реализаций - своеобразная цена за относительную простоту проектирования и меньшие аппаратные затраты в классе несамопроверяющихся схем. При Ф-подходе результаты получаются диаметрально противоположными - энергопотребление СС-К_n-Ф выше, чем у С-конвертера С-К_n.

Разработчики СБИС в части снижения энергопотребления идут двумя путями:

- усовершенствованием общеизвестных приемов сокращения потребления;
- поиском принципиально новых подходов к проблеме, в частности, таким изменением физических элементов СБИС, чтобы обеспечить ей возможность зацикливания (recycling) мощности реверсированием (reversing) результатов операций в схеме [3].

Второй подход еще только зарождается. Один из известных путей создания реверсивной

логики предполагает введение в схему ее дополнительного зеркального отображения, инверсного по отношению к основной схеме, с организацией специального взаимодействия между ними. Ожидается, что, несмотря на удвоение числа транзисторов, возможно сокращение энергопотребления в десятки раз. Хотя реализация этого пути до конца не ясна, можно констатировать, что этот подход структурно напоминает СС-реализацию – имеются прямой и обратный каналы и взаимодействие между ними. Возможно, что в рамках решения этой проблемы откроется еще одна уникальная грань СС-схемотехники, превосходящая по значимости все ее известные грани.

4. САМОПРОВЕРЯЮЩИЙСЯ СИНХРОННЫЙ КОНВЕРТЕР КОДА

Здесь для обеспечения корректного сравнения схем предпочтение было отдано использованию самопроверяющейся аппаратуры функционального диагностирования. Как и в СС-варианте самопроверяемость обеспечивалась относительно класса константных неисправностей. Следует подчеркнуть, что самопроверяющаяся С-схема (С-К_пn) гарантирует обнаружение лишь *одиночных* константных неисправностей, в то время как СС-схема (СС-К_n) гарантирует 100%-ное обнаружение константных неисправностей любой кратности.

Моделирование самопроверяющихся схем - (С-К_пn) и (СС-К_n-Р) - показало преимущество СС-схемы: по типовому быстродействию - в 2,9 раза; по числу транзисторов - в 1,3 раза; по потребляемой энергии - в 2-10 раз (при К_А=0,1) и в 1,8-2,3 раз (при К_А=1,0).

5. ОТКАЗОУСТОЙЧИВЫЕ КОНВЕРТЕРЫ

Реализация принципа отказоустойчивости означает выполнение следующих функций:

- 1) *обнаружение неисправности* - оперативная фиксация ошибки в работе устройства;
- 2) *диагностирование неисправности* - локализация места, где произошла ошибка;
- 3) *выполнение саморемонта*, например, замещением неисправного модуля резервным.

Реализация первой функции является "встроенным" атрибутом СС-схем. Вторая функция в СС-схемах реализуется без труда, так как каждый индикаторный сигнал несет информацию об исправности (неисправности) конкретного фрагмента схемы.

Моделирование отказоустойчивых схем - синхронной (С-К₀₁n) и самосинхронной (СС-К₀₁n) с дублированием аппаратуры - показало следующие преимущества СС-схемы (в зависимости от разрядности): по быстродействию - в 1,7-2,4 раза; по числу транзисторов - в 1,5 раза; по потребляемой энергии - в 1,6-1,9 раза (при К_А=1,0) и в 3-6,5 раз (при К_А=0,1).

Был также разработан СС-конвертер С-К₀₂n, в котором реализован другой метод саморемонта: замена неисправного элемента резервным по методу скользящего резервирования с замещением посредством сдвига [4]. Этот метод в полной мере использует возможности СС-схем по локализации неисправности. Точнее, в таком конвертере совмещены два метода - методы дублирования для неоднородных элементов схемы СС-К_n-Р (входного триггера,

индикаторов) и замещения для однородных элементов (всех других триггеров).

Элемент с неисправностью в однородной части такого конвертера, просто удаляется из структуры логическими средствами (подобно элементу из списка), а размерность структуры восстанавливается за счет подключения к ней резервного элемента. Конвертер содержит триггеры неисправности и соответствующие средства коммутации. Полная функциональность конвертера СС-К₀₂n-Р сохраняется при возникновении трех неисправностей: по одной во входном разряде, индикаторе и однородной части. При возникновении двух и более неисправностей в однородной части СС-К₀₂n-Р обеспечивает режим постепенной деградации - при уменьшении разрядности выходного параллельного кода. Конвертер СС-К₀₂n-Р легко реализует *n*-кратное покрытие неисправностей в его однородной части, при этом, каждое дополнительное покрытие ведет к увеличению его аппаратных затрат только на 3 %.

Повышение уровня отказоустойчивости СС-конвертера СС-К₀₂n-Р по сравнению с вариантом СС-К₀₁n-Р получено без увеличения его аппаратных затрат и при снижении быстродействия только на 3 %. Кроме того, имеет место выигрыш по энергопотреблению: 14-28 % при $K_A = 1,0$ и 12-17 % $K_A = 0,1$. При этом выигрыш СС-К₀₂n-Р по сравнению с С-К₀₁n по энергопотреблению составит: в 2,2 раза при $K_A = 1,0$ и 3,6 - 7,4 раз при $K_A = 0,1$.

6. СИНХРОННЫЕ ВАРИАНТЫ ИСПОЛНЕНИЯ АЛУ

Реализации комбинационных устройств в базе СС-схем имеет свои особенности. Ниже подводятся итоги сравнительного анализа характеристик С- и СС-схем в трех вариантах исполнения типичного представителя комбинационных схем - АЛУ.

В качестве функционального прототипа (по выполняемым операциям) взято 4-разрядное АЛУ SN74AS181A [5], с добавлением узла формирования кодов условий (флагов).

Были разработаны две оптимальные по быстродействию модификации 32-разрядного АЛУ: С-А-Ф - чисто комбинационное и С-А-Р - конвейерное АЛУ с необходимыми входными регистрами. На их базе были разработаны самопроверяющиеся (С-А_п-Ф, С-А_п-Р) и отказоустойчивые (С-А₀₁-Ф, С-А₀₁-Р) варианты АЛУ. Данные по числу транзисторов (*T*), быстродействию (в условных единицах, *у.е.*) и энергопотреблению (*P*) - см. в табл. 2.

Таблица 2. Параметры вариантов 32-разрядного АЛУ

Тип устройства	Вариант	Число <i>T</i>	Задержка, <i>у.е.</i>	<i>P</i> , <i>мВт</i>
Традиционное комбинационное	С-А-Ф	2600	8620	11,9+89,39 K_A
Традиционное конвейерное	С-А-Р	4300	9100	11,9+181,53 K_A
Самопроверяющееся комбинационное	С-А _п -Ф	5400	9800	13,8+189,14 K_A
	СС-А _п -Ф	8620	9700	435,83 K_A
Самопроверяющееся конвейерное	С-А _п -Р	8800	10300	13,8+281,26 K_A
	СС-А _п -Р	6600	8200	302,30 K_A
Отказоустойчивое комбинационное	С-А ₀₁ -Ф	11000	10300	17,6+382,81 K_A
	СС-А ₀₁ -Ф	18640	10900	845,53 K_A
Отказоустойчивое конвейерное	С-А ₀₁ -Р	17800	10800	17,6+567,06 K_A
	СС-А ₀₁ -Р	13400	8900	594,81 K_A

7. САМОСИНХРОННЫЕ ВАРИАНТЫ ИСПОЛНЕНИЯ АЛУ

При разработке СС-вариантов АЛУ применена та же методика, что и при разработке конвертера. На базе Ф-подхода разработан СС-вариант (СС-А-Ф), структурно и функционально аналогичный С-варианту. Другими словами, С-вариант переведен в СС-базис путем ввода парафазной дисциплины сигналов и индикатора в полном соответствии с традиционным подходом к проектированию комбинационных СС-схем. На его основе был разработан отказоустойчивый СС-вариант (СС-А₀₁-Ф).

Результаты анализа схем АЛУ, формальной (СС-А-Ф) и несамопроверяющейся (С-А), примерно совпадают с результатами аналогичных схем конвертера. Здесь существенный выигрыш имеет синхронный вариант: по аппаратным затратам - в 3,3 раза; по быстродействию - в 1,1 раза; по энергопотреблению - в 4,3 - 3,8 раза (при $K_A = 1,0$ и $0,5$).

Однако картина существенно меняется при использовании Р-подхода. Например, АЛУ, как правило, является элементом конвейерной обработки информации, что требует применения регистров на его входе (или, соответственно, на его выходе). Учитывая вероятность возникновения групповых переносов и работу СС-АЛУ по реальным задержкам, можно существенно уменьшить объем аппаратуры для организации переносов. В типовых, наиболее вероятных случаях, быстродействие этого СС-варианта будет выше, чем С-варианта, и лишь в редких случаях будет обратная ситуация. Применение этих и других приемов Р-подхода обеспечило разработку более эффективного СС-А-Р, а на его базе - и отказоустойчивого варианта (СС-А₀₁-Р).

Теперь сравнение вариантов схем (СС-А-Р и С-А) дает такой результат: по аппаратным затратам - в 1,4 раза в пользу С-варианта; по быстродействию - в 1,1 раза в пользу СС-варианта и по энергопотреблению - в 1,5-1,6 раза в пользу С-варианта (при $K_A = 0,5$ и $1,0$).

Сравнение самопроверяющихся и отказоустойчивых вариантов АЛУ при одинаковом энергопотреблении показывает уже преимущество СС-реализаций: по аппаратным затратам - в 1,3 раза и по быстродействию - в 1,2-1,3 раза. Это подтверждает улучшение относительных характеристик при переходе от несамопроверяющихся вариантов к самопроверяющимся и отказоустойчивым в пользу СС-реализаций, хотя масштабы улучшения скромнее по сравнению с регистровыми схемами.

Причины такого незначительного прироста качества СС-реализаций в классе комбинационных схем имеют свои корни. Одна из них в том, что регистровые С-схемы изначально поддерживают парафазную дисциплину сигналов, а это сокращает аппаратные затраты как функциональной, так и индикаторной частей СС-устройства. С другой стороны, нами не был реализован выигрышный вариант перевода чисто комбинационных СС-схем в разряд комбинационно-регистровых. Последние при переходе в фазу гашения не сбрасываются, а сохраняют предыдущее состояние. Чисто комбинационные СС-схемы за один СС-цикл

переключаются два раза, а комбинационно-регистровые - один раз, что сокращает их энергопотребление и увеличивает быстродействие.

Отсутствие достоверных статистических данных по виду обрабатываемой информации не позволило также реализовать в полной мере преимущество СС-реализаций по быстродействию – работу по реальному (меньшему) числу переключений активных структур, что одновременно ведет к снижению энергопотребления. Статистика использовалась только для организации переносов. Не реализованы наиболее эффективные отказоустойчивые СС-реализации АЛУ по методу скользящего резервирования с замещением посредством сдвига. Востребование этих резервов позволит повысить привлекательность комбинационных СС-реализаций.

ВЫВОДЫ

1) Представляется, что использование Ф-подхода к проектированию и анализу СС-схем в ряде зарубежных проектов было одной из причин их неудач: не удалось получить ожидаемого быстродействия и снизить энергопотребление СС-устройств по сравнению с С-аналогами. Проектирование СС-ТФУ в рамках Р-подхода позволило улучшить их показатели по сравнению с С-аналогами как по быстродействию, так и по энергопотреблению.

2) Обоснована необходимость сравнения альтернативных схемотехник на основе *реального быстродействия* - характеристики, точно оценивающей работу СС-схем по *реальным* задержкам ее элементов и *реальному* виду обрабатываемой информации. Показано, что реальное быстродействие СС-схем является адаптивным параметром и изменяется в широких пределах.

3) Обоснован и применен системный подход к расчетам параметров отдельных устройств: все ресурсы системы, обеспечивающие их работу, должны быть отнесены на их счет в соответствующей пропорции (например, с помощью их коэффициентов активности).

4) Более высокое быстродействие и, в ряде случаев, существенно меньшее энергопотребление СС-схем, оправдывает их применение даже в традиционных КС, где высокая надежность не является определяющей.

5) Применение СС-схем в КС повышенной готовности экономически целесообразно, а в отказоустойчивых СРВ - предпочтительно по всем показателям.

ЛИТЕРАТУРА

1. Степченко Ю.А., Дьяченко Ю.Г., Петрухин В.С., Филин А.В. Цена реализации уникальных свойств самосинхронных схем. // Системы и средства информатики, вып. 9. – М.: Наука, Физматлит, 1999, 45 с.
2. Колеников С. Микропроцессоры в преддверии следующего тысячелетия. / Computer Weekly, N 43, 1998, с. 25-26.
3. Peter Wayner. Silicon in reverse. / Byte, August 1994, pp. 67- 74.
4. Автоматное управление асинхронными процессами в ЭВМ и дискретных системах. / Под. Ред. В.И. Варшавского. - М.: Наука, 1986, 400 с.
5. The TTL Data Book. Volume 2. / Texas Instruments, 1984, pp. 2-173 - 2-183.