

САТОК - система тестирования самосинхронных микросхем

В.С. Петрухин, Ю.А. Степченков, Н.В. Морозов, Д.Ю. Степченков

Институт проблем информатики РАН, VPetruchin@ipiran.ru

Аннотация — В работе рассмотрены основные проблемы сопряжения контрольно-измерительного оборудования с самосинхронными микросхемами. Для проведения тестирования и сравнительных испытаний синхронного и самосинхронного образцов микросхем в условиях лаборатории рассмотрена структура аппаратных и программных средств системы САТОК. Детально представлен интерфейс взаимодействия пользователя с системой тестирования.

I. ВВЕДЕНИЕ

С ростом степени интеграции традиционные системы синхронизации становятся все более громоздкими и малоэффективными. Используемая в них глобальная синхронизация вызывает ряд проблем: недоиспользование производительности (из-за необходимости ориентации на худший случай); повышение вероятности сбоев вследствие роста числа “точек” арбитража; отрицательное воздействие параметрической нестабильности элементов; трудность выполнения требований к точности и стабильности частоты синхронизации и ряд других [1]. Это заставляет разработчиков обращаться к альтернативным принципам координации взаимодействия компонентов системы: асинхронному, квазисамосинхронному и самосинхронному (СС). Многообещающим представляется использование СС-подхода (построение СС-схем, работа которых не зависит от задержек их элементов), особенно для разработки гарантоспособной аппаратуры [2].

Для подтверждения декларируемых достоинств СС-схемотехники ИПИ РАН разработал и совместно с НПК “Технологический центр” МИЭТ (г. Зеленоград) изготовил синхронный и самосинхронный варианты тестового БМК-кристалла “Микроядро”, который реализует функции вычислительного ядра 8-разрядного микроконтроллера PIC18CXX, широко используемого в отечественных разработках [2]. СС-схемы сохраняют работоспособность (устойчивую работу без сбоев) в предельно широких условиях эксплуатации, ограничиваемых только физическим сохранением переключаемых свойств элементной базы. Тестирование и проведение испытаний таких схем предъявляет к контрольно-испытательному

оборудованию определенные требования.

Для проверки синхронных БИС разработана широкая номенклатура контрольно-испытательного оборудования [3], [4]. Взаимодействие тестового оборудования и проверяемой БИС осуществляется синхронно по сигналам от тестового оборудования.

В отличие от синхронных схем, взаимодействие самосинхронных схем (СС-схем) с внешней средой и другими СС-схемами осуществляется по асинхронному (запрос-ответному) принципу [2] с фиксацией действительного окончания любого инициированного переходного процесса. Функционирование самих СС-схем происходит без участия каких-либо синхросигналов; генераторы могут быть использованы только для сугубо второстепенных целей, например, для подсчета астрономического времени.

Тестирование СС-схем с помощью типового (синхронного) оборудования не позволяет точно зафиксировать момент появления ответной реакции на тестовое воздействие, а значит – тестировать СС-схемы с максимальным быстродействием.

В некоторых измерительных системах, например НР82000, предусмотрена возможность смены вектора тестирования при появлении определенного сигнала от испытуемой микросхемы. Такое взаимодействие тестового оборудования и испытуемой микросхемы можно оценить как асинхронное. Этот режим обеспечивает возможность проверки только в небольшом диапазоне изменения параметров.

Чтобы решить проблему тестирования микросхем с максимальным быстродействием, необходимо реализовать самосинхронную процедуру взаимодействия СС-схем и тестового оборудования, а это требует существенной доработки тестового оборудования. Кроме того, необходимо обеспечить мобильность тестовой системы для демонстрации работы микросхем на площадках заказчика и в лабораторных условиях.

Было принято решение спроектировать контрольно-испытательное оборудование для проведения экспериментов с самосинхронными схемами.

Процедура тестирования схем была разделена на две задачи:

1) отбраковка и тестирование СС-схем на предприятии-изготовителе;

2) тестирование и испытания СС-схем у заказчика.

Как правило, отбраковка микросхем предназначена для выявления дефектов микросхем, вызванных технологическими нарушениями, и осуществляется на типовом тестовом оборудовании. При этом нет необходимости тестировать СС-схемы на максимальном быстродействии: достаточно подавать тестовые воздействия с частотой, существенно отличающейся от максимальной, с гарантией появления необходимых ответных реакций на выводах СС-схем для последующего сравнения с эталоном на тестовом оборудовании.

Тесты для БИС “Микроядро” были разработаны в системе проектирования вентиляльных матриц “Ковчег”. Они создавались ручным способом, и с помощью подсистемы моделирования автоматически генерировались реакции микросхемы на входные тестовые воздействия.

СС-схемы отбраковывались на заводе-изготовителе на измерительной системе НР82000-D50.

Как указано выше и в публикации [4], после отбраковки СС-схем необходимо проводить испытания синхронного и самосинхронного вариантов реализации БИС “Микроядро”, в том числе и на максимально возможном быстродействии самосинхронных микросхем. Для этого разработана система тестирования и испытаний САТОК.

II. АППАРАТНЫЕ СРЕДСТВА

Для реализации самосинхронного взаимодействия испытательного оборудования и БИС “Микроядро” средства генерации тестовых воздействий непосредственно введены в состав БИС (рис. 1). На внешние контакты БИС подается только сигнал пуска, и снимается сигнал об окончании переходных процессов (окончания вычислений). В качестве генераторов тестов используются самосинхронные счетчики IDCL (младшая тетрада), IDCH (старшая тетрада). В каждом цикле выполнения команд значение счетчиков увеличивается на единицу, и тем самым обеспечивается перебор всех возможных сочетаний операндов на входе вычислителя.

Время выполнения команды в СС-схемах зависит от сочетания и повторения входных операндов на входе вычислителя БИС “Микроядро”. Чтобы получить усредненное значение времени выполнения команды, введен сигнал I256, говорящий о выполнении 256 циклов команд.

Для минимизации финансовых и интеллектуальных затрат идеальным решением является использование готовых аппаратно-программных средств. Стоимость аппаратуры зависит от массовости производства.

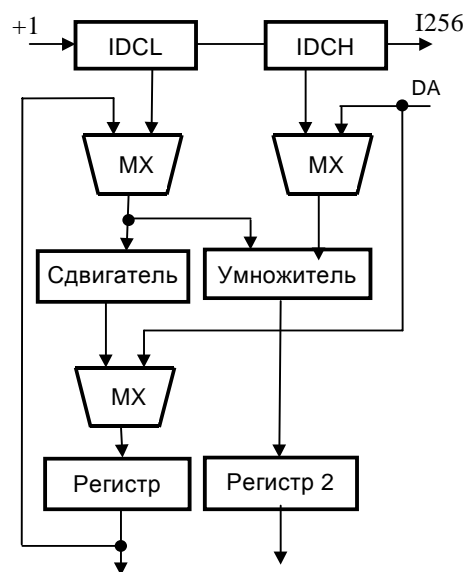


Рис. 1. Структура вычислителя

Специализированная аппаратура, выпускаемая малыми тиражами, обладает высокой стоимостью. Вполне логично строить такие системы на базе персональных компьютеров, выпускаемых большим тиражом. Поэтому мы построили комплекс аппаратно-программных средств САТОК на основе персонального компьютера (ПК) (рис. 2).

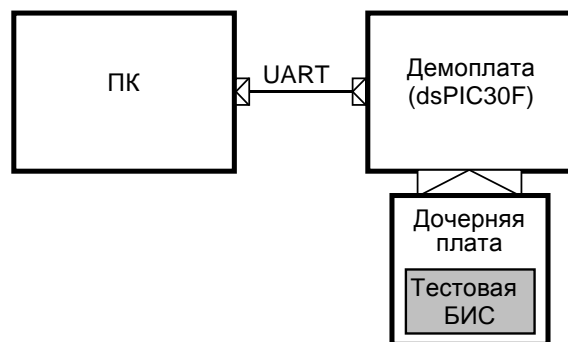


Рис. 2. Структура аппаратных средств

Однако сам по себе персональный компьютер не имеет большого количества управляемых однобитных портов. В нашем случае необходимо иметь как минимум 60 таких портов. Для ПК с этой целью изготавливаются специализированные дорогостоящие платы. Поскольку в отдельных случаях необходимо обеспечить проверку микросхем в автономных условиях (без ПК), для организации непосредственного взаимодействия с микросхемой нами использована демонстрационная плата dsPIC30F, содержащая 68 однобитных портов и позволившая быстро и эффективно реализовать контрольно-испытательное оборудование.

Непосредственным элементом сопряжения демонстрационной платы с микросхемой является специальная дочерняя плата с тестовой БИС, изготавливаемой на производстве ГУ НПК "Технологический центр" МИЭТ и служащей для непосредственной распайки микросхемы. Таким образом, для реализации аппаратных средств САТОК необходимо изготовить только дочернюю плату.

III. ПРОГРАММНЫЕ СРЕДСТВА

Для тестирования БИС "Микроядро" в составе тестового комплекса САТОК разработаны программные средства, включающие в себя:

- программу "Комплекс тестовый" (КТ), реализующую интерфейс с пользователем и выполненную для ПК на платформе Windows;
- программу "Комплекс управления" (КУ), осуществляющую управление тестовой БИС через демонстрационную плату dsPICDEM 1.1.

Обмен данными между ПК (программа КТ) и dsPICDEM 1.1 (программа КУ) происходит с помощью UART.

От ПК к демонстрационной плате пересылаются управляющие воздействия для передачи на тестируемую БИС "Микроядро". Воздействия формируются оператором с помощью программы КТ. В режиме автоматического тестирования на демонстрационную плату передается заранее подготовленный набор тестовых воздействий.

В режиме работы по шагам возможна пооператорная отладка.

От демонстрационной платы к ПК возвращается информация о текущем состоянии контактов БИС "Микроядро" и реакциях на подаваемые воздействия. Эта информация снимается программой КУ непосредственно с выводов БИС "Микроядро".

Главное окно программы КУ (см. рис. 3) содержит четыре блока кнопок.

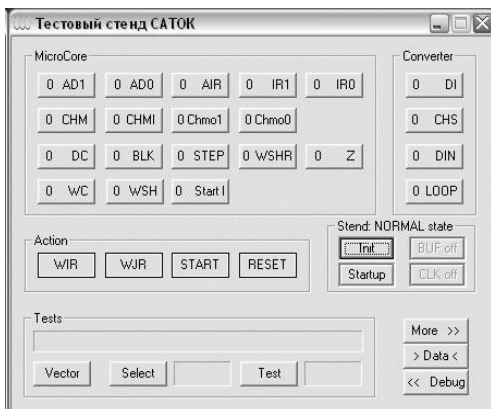


Рис. 3. Главное окно программы КУ

Блок MicroCore содержит кнопки сигналов для микроядра, блок Converter – кнопки сигналов для преобразователя. Справа на кнопках сигналов приведено обозначение сигнала, а слева – его текущее значение. Нажатие на такую кнопку приводит к изменению значения соответствующего сигнала на противоположное.

В блоке Action собраны все управляющие сигналы. Нажатие на кнопку посылает в микросхему соответствующий управляющий сигнал.

Блок Tests предназначен для работы с тестами. С помощью кнопки Select выбирается файл, содержащий тестовый набор данных; имя загруженного файла отображается в верхней строке блока. В поле справа от кнопки Select отражается число строк в загруженном тестовом наборе данных. При нажатии на кнопку Test начинается исполнение теста. Строка, обрабатываемая в текущий момент, отражается в поле справа от кнопки Test.

Главное окно программы КУ содержит также три кнопки, по которым открываются дополнительные окна программы. По кнопке "More >>" справа открывается блок Control, состоящий из трех блоков: View, Signal и Clock (см. рис. 4).

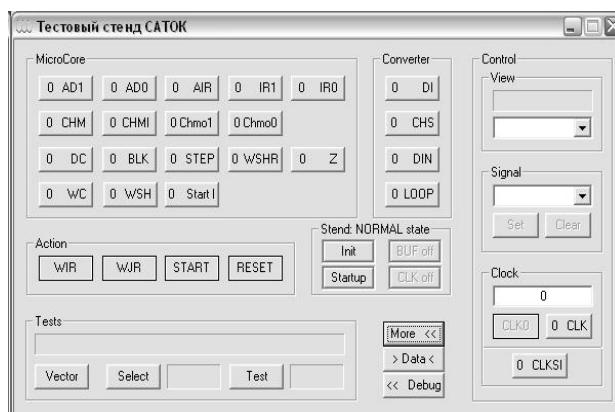


Рис. 4. Главное окно программы КУ с блоком Control

В блоке View в раскрывающемся списке можно выбрать сигнал, и в верхнем поле высветится его текущее значение.

В блоке Signal в раскрывающемся списке можно выбрать сигнал и кнопкой Set установить его в значение "1", а кнопкой Clear – в значение "0".

Блок Clock работает с тактовыми сигналами.

Еще одна дополнительная кнопка главного окна программы КУ "> Data <" открывает окно Data, отражающее текущее состояние сигналов-данных микросхемы.

Блок Common предназначен для отображения общих сигналов-данных. Нажатие на кнопку блока обновляет значение соответствующего сигнала.

Безымянный блок содержит одну кнопку "x TEST". Нажатие на нее позволяет изменить значение сигнала TEST (режим тестирования схемы).

Блок Core отображает состояние сигналов I256 (количество циклов вычислений равно или больше 256) и END (окончание переходного процесса).

Блок Converter содержит три кнопки, отображающих состояние сигналов-данных, и одну (ERR), задающую источник ошибок.

Третья дополнительная кнопка главного окна программы KU открывает поле вспомогательной информации DEBUG (см. рис. 5). В поле Command расшифровывается команда, посланная микросхеме, а в поле Response отражается ответ. При установке галочки в пункте "writing to journal" все команды и ответы фиксируются в журнале тестирования

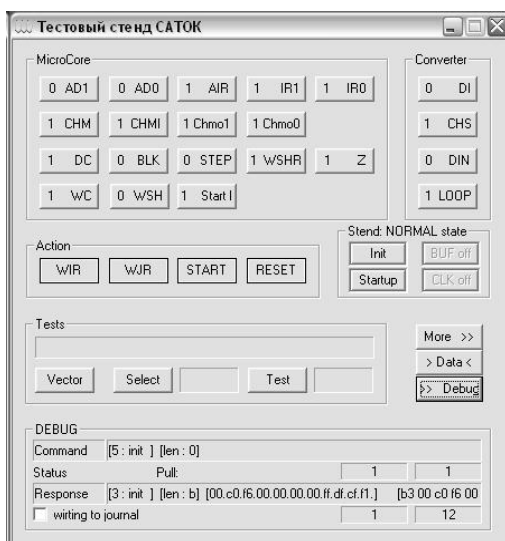


Рис. 5. Главное окно программы KU с блоком DEBUG

Тестовые воздействия, подготовленные с помощью САПР "Ковчег", могут быть использованы для тестирования микрокристалла программой KU. Для этого предназначен блок Tests главного окна программы. Файл с тестовыми наборами данных выбирается командой Select; появляется диалог выбора тестового набора. В раскрывающемся списке надо выбрать требуемый тестовый набор, и выбор подтвердить нажатием кнопки ОК.

Имя загруженного файла отображается в верхней строке блока Tests. В поле справа от кнопки Select отражается число строк в загруженном тестовом наборе данных (см. рис. 6).

При нажатии на кнопку Test начинается исполнение загруженного теста. Строка, обрабатываемая в текущий момент, отражается в поле справа от кнопки Test. По окончании прохождения теста программа сообщит о результате тестирования.

Как видно из описания, программа жестко привязана к тестируемой БИС по сигналам и функциям. Это является серьезным ограничением программы, но носит объективный характер.

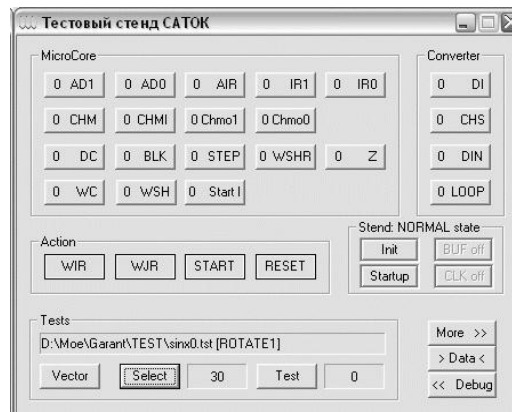


Рис. 6. Выбор тестового файла и тестового набора

VI. ЗАКЛЮЧЕНИЕ

Разработанные и изготовленные средства тестирования самосинхронных микросхем САТОК позволили осуществить не только проверку опытных образцов микросхем в условиях лаборатории, но и провести сравнительные испытания синхронных и самосинхронных образцов микросхем.

Для серийного производства самосинхронных микросхем необходимо разработать специальное контрольно-испытательное оборудование и более гибкие программные средства, которые можно будет настраивать на новые схемы.

Работа выполнена при финансовой поддержке по Государственному контракту № 1.4/03 (регистрация РАН: № 10002-251/ОИТВС-04/103-098/260503-201).

ЛИТЕРАТУРА

- [1] Филин А.В., Степченков Ю.А. Компьютеры без синхронизации // Системы и средства информатики. – М.: Наука, 1999. – Вып. 9. – С. 247-260.
- [2] Степченков Ю.А., Петрухин В.С., Дьяченко Ю.Г. Опыт разработки самосинхронного ядра микроконтроллера на базовом матричном кристалле // Сборник научных трудов под общ. ред. А.Л. Стемпковского. – "Проблемы разработки перспективных микроэлектронных систем-2005". – М.: ИПИМ РАН, 2005. – 537 с.
- [3] V. Szekely, M. Rencz, S. Torok, B. Courtois IDDQ Testing of Submicron CMOS by Cooling // Интернет-публикация. http://tima.imag.fr/publications/files/rr/its_52.pdf.
- [4] Udo Mahlstedt, Matthias Heinitz, Jergen Alt. Test Generation for I Testing and Leakage Fault Detection DDQ in CMOS Circuits // Интернет-публикация. www.tet.uni-hannover.de/papers/1992/92umah_1.pdf.