

ISSN 0013-5860



ЭЛЕКТРОТЕХНИКА

11 ***2015***



ЕЖЕМЕСЯЧНЫЙ
НАУЧНО-ТЕХНИЧЕСКИЙ ЖУРНАЛ –
КОЛЛЕКТИВНЫЙ ЧЛЕН АКАДЕМИИ
ЭЛЕКТРОТЕХНИЧЕСКИХ НАУК РФ
Издаётся с января 1930 года

МЕДАЛЬ
"ЗА ЗАСЛУГИ В
ЭЛЕКТРОТЕХНИКЕ"



РЕДАКЦИОННАЯ КОЛЛЕГИЯ

Главный редактор **РОЗАНОВ Ю.К.**

Заместитель главного редактора **Слуцкий Л.С.**

Секция электромеханики: **Беспалов В.Я.** (председатель секции), доктор техн. наук, **Захаренко А.Б.**, доктор техн. наук, **Котеленец Н.Ф.**, канд. техн. наук, **Сентюрихин Н.И.**, канд. техн. наук, **Тубис Я.Б.**, канд. техн. наук, **Шакирзянов Ф. Н.**, канд. техн. наук.

Секция силовой электроники: **Розанов Ю.К.** (председатель секции), доктор техн. наук, **Дмитриев Б.Ф.**, доктор техн. наук, **Лазарев Г.Б.**, канд. техн. наук, **Харитонов С.А.**, доктор техн. наук, **Чаплыгин Е.Е.**, канд. техн. наук.

Секция электропривода: **Дацковский Л.Х.** (председатель секции), канд. техн. наук, **Анучин А.С.**, канд. техн. наук, **Козярук А.Е.**, доктор техн. наук, **Москаленко В.В.**, канд. техн. наук.

Секция электроэнергетики, электрооборудования и электрических аппаратов: **Ковалёв В.Д.** (председатель секции), доктор техн. наук, **Белкин Г.С.**, доктор техн. наук, **Брянцев А.М.**, доктор техн. наук, **Ведешенков Н.А.**, канд. техн. наук, **Волошин А.А.** канд. техн. наук, **Карташев И.И.**, канд. техн. наук, **Клименко Б.В.**, доктор техн. наук, **Любарский Д.Р.**, доктор техн. наук, **Панибратец А.Н.**, канд. техн. наук, **Райнин В.Е.**, доктор техн. наук, **Тягунов М.Г.**, доктор техн. наук, **Хренов С.И.**, канд. техн. наук, **Шестопалова Т.А.**, канд. техн. наук.

Секция электротехнологии: **Рубцов В.П.** (председатель секции), доктор техн. наук, **Щербаков А.В.** канд. техн. наук.

Секция электротранспорта: **Иньков Ю.М.** (председатель секции), доктор техн. наук, **Литовченко В.В.**, канд. техн. наук, **Слепцов М.А.**, канд. техн. наук.

Секция электромагнитных и электротехнических материалов: **Боев М. А.** (председатель секции), доктор техн. наук, **Зайцев Ю.В.**, доктор техн. наук, **Курбатов П.А.**, доктор техн. наук.

«Техника за рубежом»: **Рывкин С.Е.**, доктор техн. наук.

ИНОСТРАННЫЕ ЧЛЕНЫ РЕДАКЦИОННОЙ КОЛЛЕГИИ

Slavoljub Aleksic, проф., Сербия, **Frede Blaabjerg**, проф., Дания, **Ion Boldea**, проф., Румыния, **Ishami Colak**, проф., Турция, **Marian P. Kazmierkowski**, проф., Польша, **Fujio Kurokawa**, проф., Япония, **Alexis Kwasinski**, проф. США, **Peter Magyar**, доктор, Германия, **Desineni Subbaram Naidi**, проф., США, **Kaushik Rajashekara**, проф., США, **Jian-Xon Shen**, проф., Китай, **Youcef Soufi**, проф., Алжир, **Ivan Yatchev**, проф., Болгария

УЧРЕДИТЕЛИ

ОАО «ЭЛЕКТРОВЫПРЯМИТЕЛЬ», ОАО «ХОЛДИНГОВАЯ КОМПАНИЯ «ЭЛЕКТРОЗАВОД»,
НТА «ПРОГРЕССЭЛЕКТРО», ООО «РУСЭЛПРОМ»

Макаревич Л.В. – председатель Совета учредителей; **Подаруев А.И.** – зам.председателя Совета.

Полная версия журнала в формате PDF размещена на сайте Российской универсальной научной электронной библиотеки (РУНЭБ): www.elibrary.ru.

Подписаться на журнал можно в почтовых отделениях связи по объединённому каталогу Департамента почтовой связи. Подписной индекс — 71111.

В редакции можно подписаться на журнал с любого месяца и приобрести отдельные номера.

Журнал переводится на английский язык в полном объёме и выходит в США в издательстве "ALLERTON PRESS, INC" (18 West 27th Street New York N.Y. 10001).

При перепечатке ссылка на журнал «Электротехника» обязательна.
Мнение редакции не всегда совпадает с точкой зрения авторов статей.
За содержание рекламных материалов редакция ответственности не несёт.
Рукописи статей не возвращаются.

Адрес редакции: 111250, Москва, Красноказарменная ул., 12. Телефон/факс: (495) 361-95-96
E-mail journal-elektrotehnika@mail.ru

Издатель: ЗАО "Знак", сайт [www://http.znack.com](http://http.znack.com) 101000, Москва, Главпочтамт, а/я 648.

Редактор отдела О.В. Кунавина. Редактор З.П. Фёдорова.
Компьютерная вёрстка Н.Н. Мерзляков

Сдано в набор 20.08.2015. Выход в свет 20.11.2014. Формат 60x88 1/8. Печать офсетная. Печ. л. 8. Заказ
Цена свободная. Тираж 750 экз. Зарегистрирован Комитетом РФ по печати, регистрационный номер 01330 от 15.12.1994

СОДЕРЖАНИЕ

Матушкин Н.Н., Хижняков Ю.Н. Южаков А.А. Модификация контура свободной турбины авиационного двигателя	2
Файзрахманов Р.А., Володин В.Д., Шаронов А.А., Полевщиков И.С. Анализ перспективных методик управления двухдвигательным электроприводом	6
Щербинин А.Г., Терлыч А.Е., Мансуров А.С. Экспериментальные и численные исследования токовой нагрузки силовых кабелей в зависимости от условий прокладки	11
Петроченков А.Б. Функции эффективности для основного электротехнического оборудования предприятий минерально-сырьевой отрасли	15
Судаков А.И., Чабанов Е.А. Высокоточная и достоверная идентификация переходных процессов мощных синхронных машин вероятностно-статистическими методами	21
Каменских А.Н., Степченко Ю.А., Тюрин С.Ф. Проблемы анализа полумодулярности и энергонадежности отказоустойчивых самосинхронных схем	27
Файзрахманов Р.А., Мурзакаев Р.Т., Бурьлов А.В., Шилов В.С. Формирование энергоэкономичного маршрута режущего инструмента станков гидроабразивной и лазерной резки с ЧПУ	32
Труфанова Н.М., Навалихина Е.Ю., Гатаулин Т.В. Математическое моделирование нестационарных процессов тепломассопереноса в прямоугольном кабельном канале	37
Даденков Д.А. Казанцев В.П. О синтезе пассивно-адаптивных систем управления электроприводом	42
Костыгов А.М., Кычкин А.В., Артемов С.А. Автоматизированная система удаленного энергомониторинга подвижных объектов с электроприводом	48
Макагонов Н.Г., Посягин А.И., Южаков А.А. Структура и алгоритм работы коммутатора в нейронной сети самомаршрутизирующегося аналого-цифрового преобразователя	51
Исцелемов Д.А., Любимов Э.В. Программный комплекс «SMTtest» для испытательных станций синхронных турбомашин	56
Авторы опубликованных статей	62

CONTENTS

N.N. Matushkin, Yu.N. Khizhnyakov, A.A. Yuzhakov. Modification of the jet engine free turbine contour	2
R.A. Fayzrahmanov, V.D.Volodin, A.A.Sharonov, I.S. Polevschikov. Analysis of prospective management techniques twin-engined electric	6
A.G. Scherbinin, A.E. Terlych, A.S. Mansurov. Experimental and numerical investigations of current load of power cables depending on the cables layout	11
A.B. Petrochenkov. The functions of the efficiency of basic electrotechnical equipment in mineral resource industry	15
A.I. Sudakov, E.A. Chabanov. Precise and accurate identification of transient processes of high-power synchronous machines by probabilistic and statistical methods	21
A.N. Kamenskikh, Yu.A. Stepchenkov, S.F. Tyurin. The problem of a fault-tolerant self-timed circuit analysis on semi-modularity and energy-reliability	27
R.A. Faizrahmanov, R.T. Murzakaev, A.V. Burylov, V.S. Shilov. Generation of the energy-efficient route of waterjet and laser cnc cutting tool	32
N.M. Trufanova, E.Yu. Navalikhina, T.V. Gataulin. Mathematical modeling of transitional processes Heat in a rectangular cable channels	37
D.A. Dadenkov, V.P. Kazantsev. Synthesis and research of passive and adaptive control systems of the electric drive	42
A.M. Kostygov, A.V. Kychkin, S.A. Artemov. Energy monitoring system for moving objects with electric drive	48
N.G. Makagonov, A.I.Posyagin A.A.Yuzhakov. Commutator structure and work algorithm in self-routing analog-to-digital converter neuron network.	51
D.A. Istselemov, E.V. Lyubimov. «SMTtest» software system for synchronous machines test stands	56
Autors of published article	62

Уважаемые коллеги, читатели журнала «Электротехника»!

По сложившейся в последние годы традиции настоящий номер журнала «Электротехника» является очередным тематическим выпуском, освещающим решение ряда научно-практических проблем электротехники и силовой электроники. Многообразие теоретических и практических задач определило тематику вопросов, обсуждаемых в статьях настоящего номера. Первые шесть статей представлены специалистами Международного консорциума «Энергосбережение» (МКЭ), которому в этом году исполнилось 20 лет. В статье проф. Барского В.А., являющегося председателем Правления-Главным конструктором МКЭ, освещены основные направления деятельности консорциума по исследованиям, разработкам, производству и внедрению в различных отраслях нового специализированного электротехнического оборудования, рассмотрен достигнутый за 20 лет научно-производственный опыт, что иллюстрируется в пяти статьях журнала, авторами которых являются специалисты МКЭ. В этих статьях приведены результаты решения различных задач, связанных с созданием нового электрооборудования для железнодорожного транспорта, автоматизированных станций для испытаний электрических машин, устройств плавного пуска мощных турбомеханизмов, оборудования для безредукторных газотурбинных станций. Интерес для читателей может представить статья, посвященная созданию систем аккумулирования электроэнергии на основе синтеза регулируемых электроприводов и накопителей энергии для выравнивания суточных графиков генерации и потребления электроэнергии. Задачи управления качеством электроэнергии в активно-адаптивной сети рассмотрены в статье Карташева И.И. и др., в которой предложен оригинальный алгоритм управления РПН силовых трансформаторов. В статье Ковалева Д.И. обсуждается методика расчета электрических полей в электроустановках высокого напряжения. Вопросы проектирования линейного электромеханического преобразователя активной подвески автомобиля рассмотрены в статье Клименко Ю.И. и др. Методика определения технологических параметров электронных пучков в сварочных электронных пушках предложена авторами статьи Гончаров А.Л. и др. Результаты исследования на математических моделях и натурные исследования на специализированном гидравлическом стенде электромагнитных и электромеханических процессов в мощном регулируемом электроприводе циркуляционного насоса с двухскоростным асинхронным двигателем «быстрого» реактора освещены в статье Лазарева Г.Б. и др. В статье Нейман Л.А. дана количественная оценка сил одностороннего притяжения якоря соленоидного электромагнита при нарушении конструктивной симметрии, полученная на основе конечно-элементного моделирования. В статье Кузнецова Д.В. рассматриваются весьма актуальные в практике эксплуатации мощных турбогенераторов вопросы оценки технического состояния упругих подвесок сердечников их статоров с помощью специально разработанного инструментального метода контроля, основанного на исследовании частот свободных колебаний, возникающих в элементах системы подвески сердечника при их ударно-импульсном возбуждении. Статистический анализ накопленных данных о повреждаемости подвесок позволяет выявить факторы, оказывающие наиболее значимое влияние на местоположение дефектов.

Разнообразие научных и практических вопросов, освещаемых в статьях данного тематического выпуска, позволяет надеяться, что они представят интерес для широкого круга читателей журнала «Электротехника» и будут полезны специалистам.

Лазарев Г.Б., член редакционной коллегии

**ПРОБЛЕМЫ АНАЛИЗА ПОЛУМОДУЛЯРНОСТИ И ЭНЕРГОНАДЕЖНОСТИ
ОТКАЗОУСТОЙЧИВЫХ САМОСИНХРОННЫХ СХЕМ**

**THE PROBLEM OF A FAULT-TOLERANT SELF-TIMED CIRCUIT ANALYSIS ON
SEMI-MODULARITY AND ENERGY-RELIABILITY**

А.Н.Каменских¹, Ю.А.Степченков², С.Ф.Тюрин¹,

¹Пермский национальный исследовательский политехнический университет

²Институт проблем информатики Федерального государственного учреждения «Федеральный исследовательский центр «Информатика и управление» Российской академии наук (ФИЦ ИУ РАН)

Самосинхронные устройства, не зависящие от задержек элементов часто позиционируют как высоконадежные, однако вопросы создания отказоустойчивых самосинхронных цифровых схем до сих пор изучались слабо. Начав работать в этом направлении, авторы адаптировали существующие методы проектирования отказоустойчивых комбинационных схем под самосинхронную реализацию, а также предложили ряд технических решений и методик, позволяющих существенно увеличить надежность узловых элементов – индикаторов окончания переходных процессов. Анализ полученных результатов позволил сделать вывод, что традиционные методы повышения надежности для самосинхронных устройств не позволяют достичь тех параметров, на которые рассчитывают разработчики цифровых устройств. Поэтому одной из ключевых задач на пути к созданию отказоустойчивых самосинхронных схем является разработка оригинальных методов повышения надежности и отказоустойчивого проектирования. При решении этой задачи возникает проблема анализа разрабатываемых отказоустойчивых решений на самосинхронность. В рамках решаемой задачи был сделан переход к вопросам резервирования регистровых структур. В статье анализируется взаимосвязь между масштабированием энергопотребления и надежности. Предлагается показатель энергонадёжности, позволяющий сравнивать цифровые схемы по трем ключевым на взгляд авторов показателям – энергопотребление, надежность, производительность.

Self-timed devices (speed-independent devices) often apply for the post in a high-reliable computing system; however, questions of fault-tolerant designing of self-timed circuits were researched poorly. We started with the implementation of existed techniques of fault-tolerant designing for the fault-tolerant self-timed device. After that we develop some new techniques with using of redundant bases, these techniques can greatly increase reliability of key-units such as indicators etc. Design results analysis shows that traditional fault-tolerant designing techniques does not allow achieving the demanded technical parameters of a device. Thus, one of the actual task for researches is development of fault-tolerant designing techniques that will be efficiently use the advantages of self-timed circuits. The problem of fault-tolerant device analysis on self-timed property appears during development of fault-tolerant self-timed designing techniques. This problem is considered in the first part of the paper. Also in the paper, the correlation between scaling of energy-consumption and reliability is analyzed. The index that allows to compare energy-efficiency & reliability is proposed.

Ключевые слова: самосинхронные схемы, схемы, не зависящие от задержек элементов, надежность, пассивная и активная отказоустойчивость, мажоритирование, резервирование на транзисторном уровне, энергонадёжность, полумодулярность.

Keywords: self-timed circuits, speed-independent circuits, reliability, fault-tolerance, triplication, major gate, transistor-level redundancy, semi-modularity, energy-reliability.

Введение

Шаг за шагом количественное развитие технологий подводит нас к необходимости качественно менять сами подходы к проектированию цифровых устройств. Так развитие техпроцесса достигло уже величин в десятки нанометров и на таком уровне разводка связей синхронизации становится действительно сложной задачей, к тому же под эти связи нужно достаточно много места на кристалле. По прогнозам ITRS масштабирование для проводов будет хуже, чем для транзисторов при дальнейшем развитии техпроцесса, что усугубит проблемы синхронного подхода. Вместе с этим уменьшение геометрических размеров

транзистора позволяет снижать рабочее напряжение [1]. Однако в синхронных схемах мы вынуждены рассчитывать частоту сигнала синхронизации с учетом возможного худшего случая разброса питающего напряжения и температуры. При столь низких значениях питающего напряжения итоговая производительность проигрывает максимально возможной равной величине задержки логического вентиля более 200%. Очевидно возвращение к идеям асинхронного и самосинхронного проектирования в наши дни совершенно не случайно и обусловлено таким мощным фактором как развитие техники. Идеи самосинхронизации не новы, впервые класс схем, поведение которых не зависит от задержек был выделен еще в 1959г. Д.Е. Маллером, один из элементов самосинхронных схем и поныне носит его имя Muller's C-gate или Гистерезисный триггер [2]. Также в развитие самосинхронной (СС) схемотехники огромный вклад вложил известный советский кибернетик В.И.Варшавский, он впервые предложил расщеплять переходный процесс на две фазе, чтобы фиксировать окончания переходных процессов в каждой фазе отдельно [3]. Несмотря на богатую историю СС-подхода проблемам проектирования отказоустойчивых СС-схем уделялось значительно меньше внимания. О высоком потенциале СС-схем, особенно для систем управления авиадвигателями и микро- (наноэлектроники) космического назначения говорит тот факт, что НАСА заказала проектирование вычислителя способного работать при криогенных температурах специалистам в области асинхронного проектирования распространенной на западе NCL-методологии [4]. По большому счету все тезисы о высоконадежных СС-схемах основываются на возможностях использования индикаторов окончания переходных процессов. В то же время структура СС-схемы существенно отличается от синхронной, что нашло свое отражение в том, что использование методик повышения надежности из синхронной схемотехники может даже ухудшить показатели устройства [5]. Все это говорит о необходимости не тривиального подхода к решению задачи повышения надежности ССС, необходимо не просто адаптировать существующие методики, но также искать новые способы повышения надежности, которые бы эффективно сочетались с особенностями ССС.

Наиболее значимой задачей при этом видится создание устройств с пассивной отказоустойчивостью, так как такие устройства используются в вычислительной технике для критических областей применения в них не допускается наличие времени на реконфигурацию и саморемонт. Отказы при пассивной отказоустойчивости просто не замечаются – парируются, если переводить эту ситуацию в терминологию СС-подхода, то это означает, что схема должна игнорировать не завершение переходного процесса в отказавшем узле, что прямо противоречит требованиям ССС. В результате мы имеем ряд проблем, требующих решения, таких как – Как анализировать отказоустойчивые ССС схемы? Как резервировать ССС схемы, возможно ли резервирование по частям? И многие другие. В этой статье будут рассмотрены основные подходы, проблемы и перспективы обеспечения отказоустойчивости ССС с памятью. Наиболее интересной перспективой при этом является возможность стабильной работы ССС при ультранизких напряжениях питания за счет использования пассивного резервирования, таким образом можно добиваться существенного снижения энергопотребления. Такое применение ССС планируется в рамках развития технологий “Зеленых” вычислений (международный проект TEMPUS - Fostering Innovations on Green Computing and Communications TEMPUS GreenCo project «Технологии зеленых вычислений» **Project Number:** 530270-TEMPUS-1-2012-1-UK-TEMPUS-JPCR **Grant Holder:** University of Newcastle upon Tyne (UK).

1. Мажоритирование самосинхронных триггеров

Мажоритирование это один из основных способов обеспечения отказоустойчивости. Как уже было обозначено во введение, существенным недостатком мажоритирования ССС является проблема анализа полученной отказоустойчивой схемы – не завершение переходного процесса воспринимается как нарушение самосинхронности. Для использования существующих программ приходится отдельно проводить анализ резервируемого устройства (канала) и мажоритарного устройства(мультиплексора), то есть используется принцип иерархического анализа. При этом анализ мажоритарного проводится для

константных входов, то есть для работы схемы с отказом/неисправностью, и никак не учитывает процессы, возникающие в устройстве в момент отказа (сбоя). Между тем отказоустойчивые устройства должны обеспечивать правильное выполнение заложенных функций при любых однократных отказах (сбоях), а у нас по сути имеет место быть ситуация, когда из-за нарушений самосинхронности в момент отказа (сбоя) возможно появление неправильных данных на выходах регистров защелок, в следующих циклах устройство будет работать правильно, однако без анализа самосинхронности именно в момент возникновения неисправности гарантировать отказо- (сбоеустойчивость) невозможно.

При мажоритировании комбинационной ССС используется один мажоритар с парафазными входами для данных и один мажоритар с унарными входами для индикаторов, при этом на мажоритар данных дополнительно ставится индикатор, который фиксирует завершение переходных процессов в самом мажоритаре. Мажоритар индикаторов и индикатор мажоритара данных объединяются двухвходовым Г-триггером. При такой организации происходит гашение мажоритаров данными из резервируемых каналов.

Так как большинство триггеров не имеют в качестве допустимого состояния на выходах спейсер (фаза гашения), появляется только в момент переключения триггера, который достаточно скоротечен и не может быть использован для гашения последующих элементов, то резервирование регистров требует использования дополнительных средств. Одним из которых может быть использование специального мажоритарного устройства с разрешением записи, либо использование специальных триггеров с парафазным сигналом и спейсером. Оценка эффективности этих решений будет представлена в будущих работах. Схема мажоритарного резервирования триггеров усложняется дополнительной связью от мажоритара индикаторов ко входу разрешения записи мажоритара данных, а также заменой мажоритара данных с парафазными входами со спейсером на новый элемент - мажоритар данных с парафазными входами со спейсером и разрешением записи, рисунок 1.

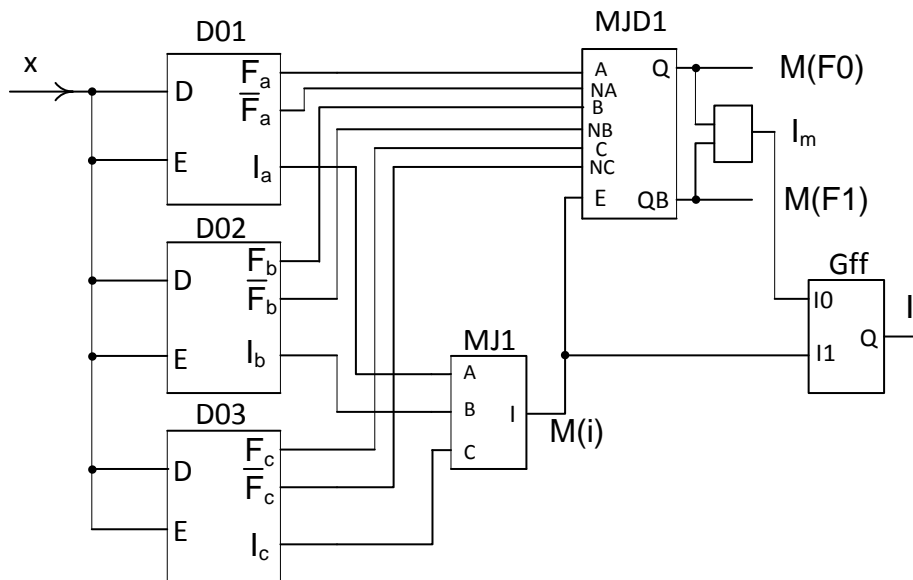


Рисунок.1. Мажоритарное резервирование самосинхронных триггеров

Известная проблема сторожа сторожей в случае СС-устройства удваивается, так как ее дублирует еще проблема индикаторов-индикаторов, таким образом получается, что пренебрежительно малая вероятность отказа в контролируемых устройствах для синхронных схем, в случае СС-схем уже не является таковой. Поэтому возникает необходимость повышения надежности самой структуры, обеспечивающей отказоустойчивость, здесь известны методы утроения мажоритарных элементов, однако, предлагаемый в разделе два подход способен обеспечить большую надежность при сопоставимой сложности, особенно если речь идет о резервировании сдвиговых регистров, где сложность элементов, обеспечивающих отказоустойчивость может даже превысить сложность самого триггера.

2. Резервирование на транзисторном уровне самосинхронных триггеров

Резервирование на транзисторном уровне представляется более перспективным решением потому что позволяет снять проблемы, связанные с анализом схем на самосинхронность. В отличие от мажоритарного резервирования, резервирование на транзисторном уровне относится к самому низкому аппаратному уровню, и поэтому вместе со всеми преимуществами наследует также все недостатки и ограничения. К таким

ограничениям, например, относится максимальное количество последовательно соединённых транзисторов, которое не должно превышать четырех, это ограничение не жесткое, то есть мы можем использовать и большее число транзисторов, однако электрические характеристики такого вентиля будут оставлять желать лучшего. Таким образом, резервирование на транзисторном уровне предполагает использование достаточно простых цифровых схем вроде 2И-НЕ, 2ИЛИ-НЕ и простейших триггеров. В результате мы получаем один из самых высоких показателей вероятности безотказной работы относительно отказов транзисторов, при этом есть возможности использовать дублирование или даже расчетверение входов, а также дублирование источника питания. Оценим один из вариантов введения избыточности с использованием функционально-полных толерантных базисов [6], ориентированных на транзисторную реализацию. Предлагается для обеспечения отказоустойчивости использовать избыточные транзисторные структуры, рисунок 2:

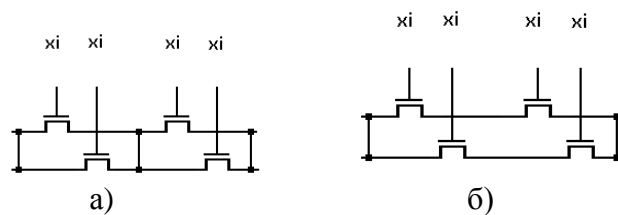


Рисунок 2. Избыточные структуры типа, а) $f_{1,1} = (x_i \vee x_i)(x_i \vee x_i)(11)$.

$$\text{б) } f_{1,2} = x_i x_i \vee x_i x_i (12).$$

Конечно, если сравнивать структуры исключительно по показателю надежности, то первая окажется предпочтительнее, ведь она остается работоспособной при двух отказах в разных цепях. В то же время при разработке отказоустойчивых устройств необходимо обязательно учитывать показатель сложности, за который в нашем случае будет принято число контактов. В первой структуре 6, во второй 4. Сравним вероятности безотказной работы для СС-схемы в четырех реализациях: 1 – без резервирования, 2 – резервирование с использованием ФПТ-базиса (б), 3 – резервирование с использованием ФПТ-базиса (а), 4 – мажоритарное резервирование с тремя мажоритарными, 5 – мажоритарное резервирование с одним мажоритаром.

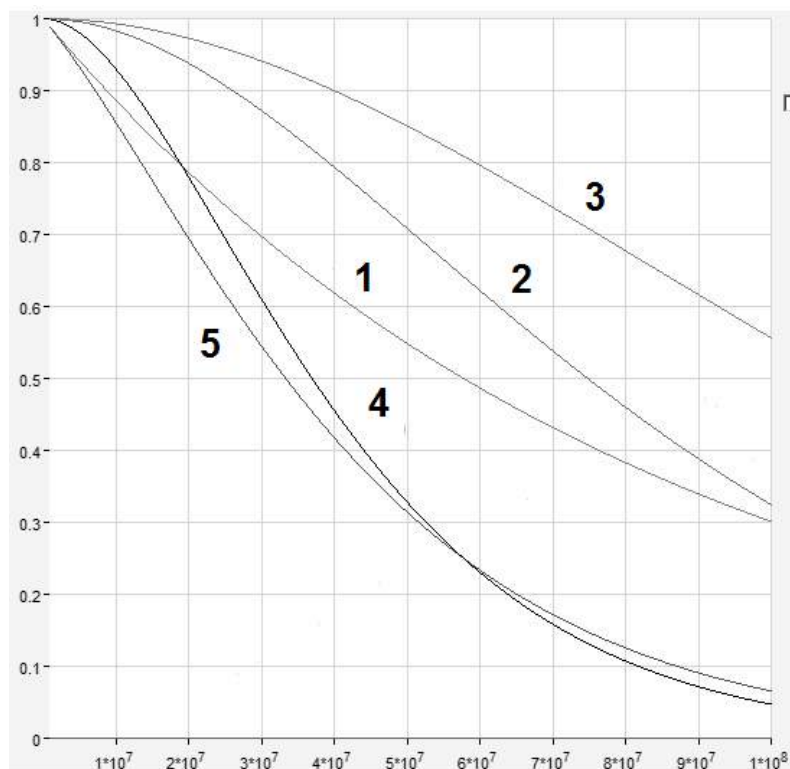


Рисунок 3. Сравнение избыточных транзисторных структур, парирующих однократные отказы (сбои) по показателю ВБР/сложность

Из сравнения видно, что мажоритарное резервирование может быть даже хуже нерезервированной схемы, в тоже время резервирование с использованием ФПТ-базисов лучше на всем временном промежутке [7].

3. Анализ полумодулярности отказоустойчивых самосинхронных схем

Для упрощения процесса анализа схем на самосинхронность были разработаны специальные методы и средства, многие из них используют модель Маллера [8]. В модели Маллера переменная α_i возбуждена в некотором состоянии если α_i не равно $f_i(\alpha_i)$ и устойчива в противном случае. Из состояния α модель может перейти в состояние β , которое отличается от α значениями каких – либо переменных, т.е. наличие петель здесь невозможно. Другие методы используют функциональный подход при котором [9], анализируется ряд свойств логических функций, таких как монотонность, изотонность и т.д. Задачей анализа является поиск состязаний при всех возможных входных данных, наличие состязаний или тупиковых состояний свидетельствует об нарушениях самосинхронности. Эти свойства

нарушаются при мажоритарном резервировании, так как отправка набора гашения до получения ответа о готовности в канале приведет к появлению коротковременных импульсов на выходе схемы (гличей), которые в свою очередь должны парироваться мажоритаром. Таким образом, ослабление ограничений при анализе отказоустойчивых СС-схем может быть одним из вариантов решения проблемы, тем не менее это потребует разработки новых, либо доработки имеющихся средств анализа, а также модели описания, в которой разделялись бы резервируемые схемы и мажоритарное устройство, рисунок 4.

```

АНАЛИЗ ЗАВЕРШЕН 28.03.2015 в 13.48.40 за 0.00.00.00
Проанализировано состояний: 4694, слоев: 22
Полумодулярность нарушается в состоянии
011*001*01*1*0000010010*1100110101*1010101100100
> конфликтное состояние:
41. I = 0          1. L0 = 0          18. Y12 = 1
11. I1 = 0         2. L1 = 1          23. Y21 = 0
22. I11 = 0        39. MI = 0         24. Y22 = 1
21. I1B = 1        35. MY1 = 0        29. Y31 = 1*
12. I2 = 0         36. MY2 = 1        30. Y32 = 1
28. I21 = 0        3. X1 = 1*         38. Z = 0
27. I2B = 1        4. X2 = 0          20. Z1 = 1
13. I3 = 0         5. X3 = 0          19. Z1B = 0*
34. I31 = 1        6. X4 = 1*         26. Z2 = 0
33. I3B = 0        7. X5 = 0          25. Z2B = 1
14. I4 = 0         8. X6 = 1*         32. Z3 = 1
16. I5 = 0         9. X7 = 1*         31. Z3B = 0
15. I5B = 1        10. X8 = 0         37. ZB = 1
40. IB = 1         17. Y11 = 0        42. Z~ = 0
Переменная, вызвавшая конфликт: X6
Переменные с которых снимается возбуждение: Y31

```

Рисунок 4. Анализ отказоустойчивой СС-схемы на полумодулярность

4. Анализ энергонадежности самосинхронных схем

СС-схемы позволяют снизить энергопотребление сами по себе, за счет исключения всех пустых переключений и отказа от использования тактового генератора, что наглядно подтверждается данными тестирования СС-микроядра (ССМ). Для более корректной оценки сравнительного потребления энергии на рисунке приведен график энергетической эффективности (E , мА/МГц), который показывает ток от источника питания, потребляемый вариантом реализации Микроядра для выполнения полезной работы с производительностью в 1 МГц. Чем меньше величина E , тем более эффективна реализация. Оказывается, что СС-

реализация Микроядра не менее чем на 50 % эффективнее, чем его синхронный вариант (СМ) [10], рис.5.

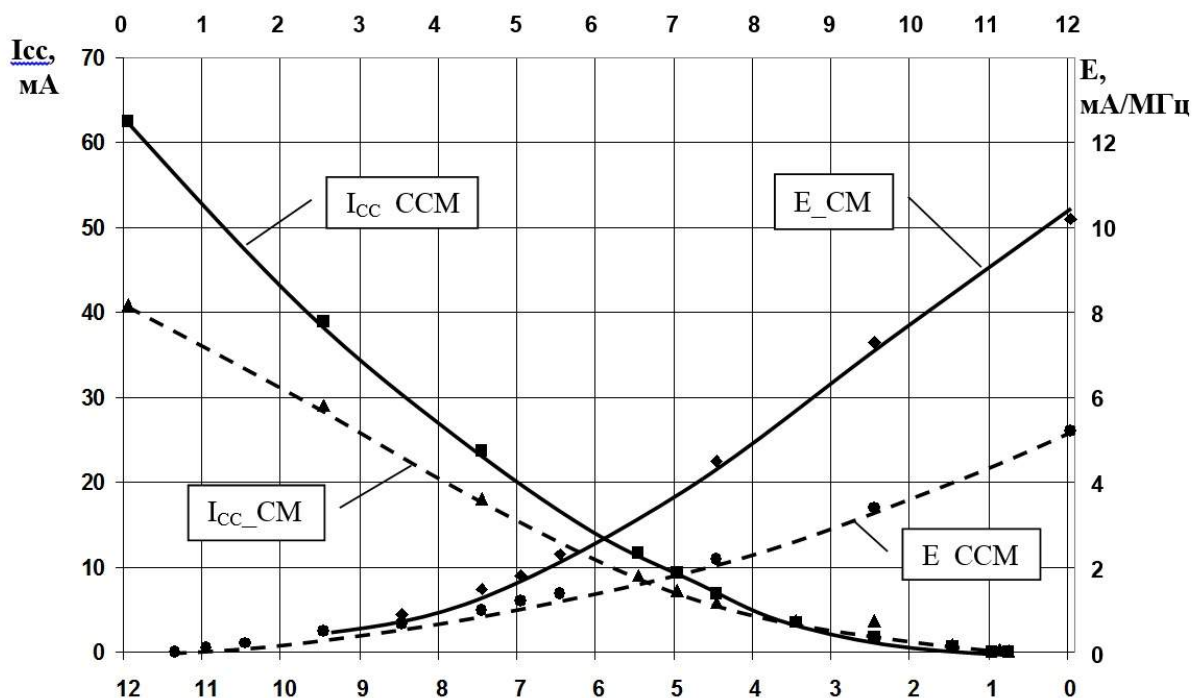


Рисунок 5. Характеристики потребления Микроядра: ток потребления (I_{cc}) и энергетическая эффективность (E) при $T=27^{\circ}C$

Однако, наибольший интерес с точки зрения построения “зеленых” цифровых устройств представляет широкий диапазон работоспособности СС-схем. За счет того, что СС-схемы работают по реальным задержкам, которые зависят от многих параметров в том числе величины питающего напряжения и температуры, мы можем изменяя величину питающего напряжения достигать снижения потребляемой мощности, конечно ценой при этом будет производительность. В [11,12] отмечается взаимосвязь между вероятностью сбоев и изменением питающего напряжения, рисунок 6.

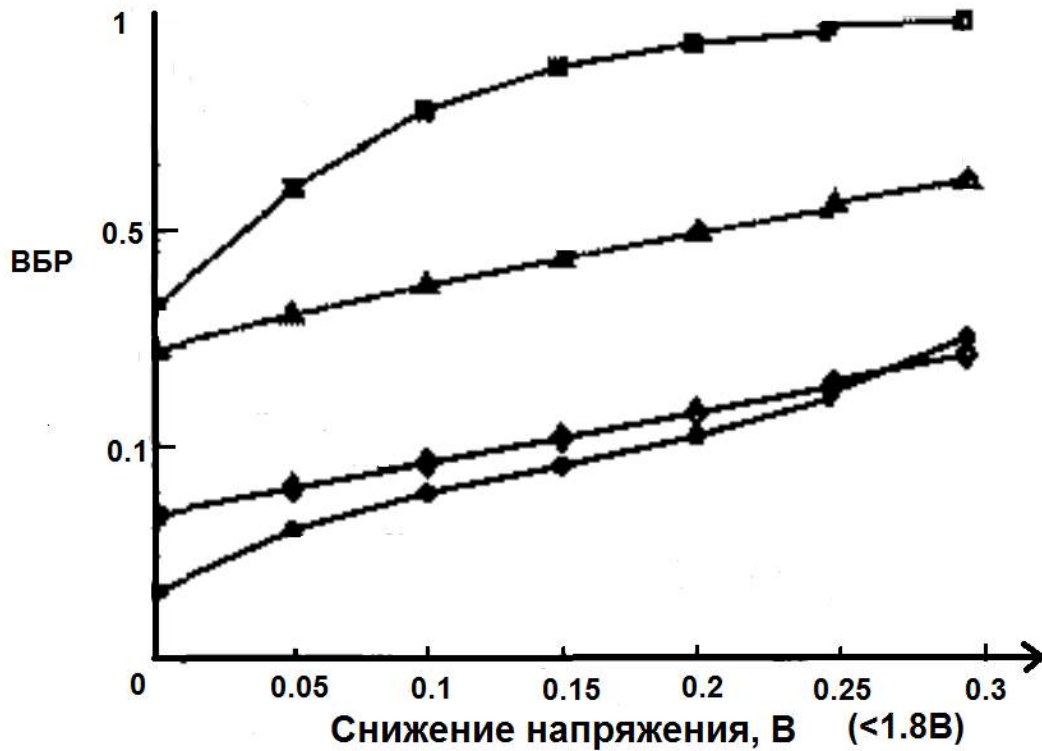


Рисунок 6. Зависимость вероятности отказа-сбоя от напряжения

Следует отметить, что в случае сбоя традиционная парадигма требует от нас пересчитывать результат, так как он не достоверен. Это означает, что вся энергия, потраченная на вычисления была потрачена в пустую. Предлагается новый показатель, позволяющий оценить энергонадежность устройства.

Для этого модифицируется известный показатель приведенной мощности [13], который отображает какое количество энергии тратится на единицу частоты. С учетом того что в случае сбоя эффективность затрат энергии равна нулю, исходный показатель нужно помножить на показатель вероятности безотказной работы (1):

$$E_{ec} = \frac{I_{dd} \cdot U_{dd}}{F} \cdot (1 - e^{-\lambda(u)t}) \quad (1)$$

Этот показатель позволяет измерять потери электроэнергии в следствие сбоев, так как имеет место две зависимости – уменьшение мощности на единицу частоты и увеличение интенсивности сбоев в зависимости от изменения напряжения питания, то эта функция позволит обнаружить нам экстремумы и определить интервал изменения напряжения, при

котором будет достигаться уменьшение энергопотребления. Решение этой задачи позволит приблизиться к построению системы управления питанием, которая будет за счет использования свойств СС-устройства автоматически регулировать энергопотребление в зависимости от производительности достигая таким образом увеличения энергоэффективности. Таким образом, энергонадежность это комплексное свойство, позволяющее связать надежность и энергоэффективность устройства.

Для расчета энергонадежности ключевой задачей является разработка математической модели, описывающей зависимость интенсивности сбоев от напряжения питания.

Выводы

Проблема мажоритарного резервирования в СС-схемотехнике является общей для всех методов обеспечения пассивной отказоустойчивости ее можно сформулировать как конфликт в разграничении состоянии, когда устройство сохраняет свою функциональность, но по каким-то причинам переходный процесс оказался дольше, то есть он будет завершен, но через некоторое время t , и состоянием, когда переходный процесс не может быть завершен в следствие отказа. Внутренние средства диагностики СС-схем не различают эти состояния, то есть отказ мы определяем по чрезмерному затягиванию переходного процесса (ПП) [14]. В зависимости от метода мы можем сравнивать время ПП либо с эталонным (методы активной отказоустойчивости) [15], либо с временем ПП в резервных схемах (мажоритирование) [5]. Резервирование на транзисторном уровне обходит эту проблему, однако обладает рядом недостатков по сравнению с мажоритированием. Поэтому по-прежнему требуется модель и методика анализа, которая бы согласовывала это противоречие между самосинхронностью и отказоустойчивостью.

Методы активной отказоустойчивости – саморемонта были изучены еще в работах Варшавского, там же было предположено, что использование скользящего резервирования с замещением посредством сдвига это наиболее перспективный подход использующий самопроверяемость СС-схем [16]. Однако в дальнейшем было показано, что СС-схемы не

обладают возможностями для 100% обнаружения неисправностей в ходе работы, то есть невозможно выполнить саморемонт без затрат времени, что для ряда систем недопустимо. Таким образом, можно очертить круг проблем отказоустойчивого СС-проектирования – разработка моделей описания согласующих отказоустойчивость и самосинхронность, разработка методов анализа отказоустойчивых СС-схем, разработка методик обнаружения неисправностей для создания динамических потоковых архитектур с саморемонтом. В современных реалиях необходимо использовать богатейший отечественный опыт проектирования асинхронных вычислительных систем, что позволит не догонять в развитии западные страны, а быть лидерами в проектировании современной цифровой аппаратуры.

Литература

1. Yakovlev A. Energy-modulated computing //Design, Automation & Test in Europe Conference & Exhibition (DATE), 2011. – IEEE, 2011. – С. 1-6.
2. Muller D. E., Bartky W. S. A theory of asynchronous circuits // Proc. Int Symp. On the Theory of Switching, Part 1. – Harvard University Press, 1959. – P. 204–243.
3. В.И.Варшавский, В. Б. Мараховский, Л. Я. Розенблюм и А. В. Яковлев, § 4.3 Аперiodическая схемотехника, в кн. Искусственный интеллект, т.3: Программные и аппаратные средства. Под ред. В. Н. Захарова и В. Ф. Хорошевского. М.: Радио и связь, 1990.
4. Hollosi B. et al. Delay-insensitive asynchronous ALU for cryogenic temperature environments //Circuits and Systems, 2008. MWSCAS 2008. 51st Midwest Symposium on. – IEEE, 2008. – С. 322-325.
5. Kamenskikh A. N., Tyurin S. F. Features that provide fault tolerance of self-synchronizing circuits //Russian Electrical Engineering. – 2014. – Т. 85. – №. 11. – pp. 677-682.
6. Тюрин С. Ф. Проблема сохранения функциональной полноты булевых функций при “отказах” аргументов //Автоматика и телемеханика. – 1999. – №. 9. – С. 176-186.
7. Каменских А.Н., Тюрин С.Ф. Анализ отказоустойчивой самосинхронной реализации двоичного сумматора // Вестник Пермского национального исследовательского университета. Электротехника, информационные технологии, системы управления. 2014. №1 (9). – С.25-39.
8. Рождественский Ю. В. и др. Универсальная подсистема анализа самосинхронных схем // Системы и средства информатики. – 2006. – №. 16. – С. 463-475.

9. Плеханов Л. П. Реализация функционального метода анализа самосинхронности электронных схем // Системы и средства информатики. – 2009. – №. 19. – С. 142-148.
10. Соколов И. А., Степченков Ю. А., Петрухин В. С. и др. Самосинхронная схемотехника — перспективный путь реализации аппаратуры //Наукоемкие технологии 5. – 2007. – Т. 6. – С. 61-72.
11. Mehta N. An ultra-low-energy, variation-tolerant FPGA architecture using component-specific mapping : дис. – California Institute of Technology, 2012.
12. Mukhopadhyay S., Mahmoodi-Meimand H., Roy K. Modeling and estimation of failure probability due to parameter variations in nano-scale SRAMs for yield enhancement //VLSI Circuits, 2004. Digest of Technical Papers. 2004 Symposium on. – IEEE, 2004. – С. 64-67.
13. Степченков Ю. А., Петрухин В. С., Дьяченко Ю. Г. Опыт разработки самосинхронного ядра микроконтроллера на базовом матричном кристалле // Нано- и микросистемная техника. – 2006. – №. 5. – С. 29-36.
14. Kamenskih A. N., Tyurin S. F. Application of redundant basis elements to increase self-timed circuits reliability // Electrical and Electronic Engineering Conference (ElConRusNW), Proceedings of the 2014 IEEE NW Russia Young Researchers in. – IEEE, 2014. – С. 47-50
15. Степченков Ю. А., Дьяченко Ю. Г., Рождественский Ю. В. и др. Самосинхронный вычислитель для высоконадежных применений // Всероссийская научно-техническая конференция" Проблемы разработки перспективных микро- и нанoeлектронных систем: IV Всероссийская научно-техническая конференция (МЭС-2010): Сборник научных трудов. – М.: ИППМ РАН, 2010. С. 418–423.
16. Варшавский В. И., Кишиневский М. А., Мараховский В. Б. и др. Автоматное управление асинхронными процессами в ЭВМ и дискретных системах. – Наука. Гл. ред. физ.-мат. лит., 1986. – 400 с.

Антон Николаевич Каменских

Аспирант кафедры АТ, Пермский национальный исследовательский политехнический университет
Россия, 614990, Пермь, ул. Комсомольский пр., 29.
e-mail: antoshkinoinfo@yandex.ru; контакт. телефон [+7-902-64-125-45](tel:+79026412545)

Юрий Афанасьевич Степченков

Кандидат технических наук, зав. отделом Архитектур перспективных компьютерных систем Института проблем информатики Федерального государственного учреждения «Федеральный исследовательский центр «Информатика и управление» Российской академии наук (ФИЦ ИУ РАН), Россия, 119333, г. Москва, ул. Вавилова, д. 44, корп. 2. E-mail: YStepchenkov@ipiran.ru. Тел.: +7 (495) 671-15-20

Institute of Informatics Problems of the Federal Research Center "Computer Science and Control" of the Russian Academy of Sciences (IPI FRC CSC RAS), IPI RAS

Сергей Феофентович Тюрин

Пермский национальный исследовательский политехнический университет,

Профессор кафедры АТ, д.т.н, проф, Заслуженный изобретатель РФ. Россия, 614000, Пермь, ул. Ленина, 9,37.

e-mail: tyurinsergfeo@yandex.ru; контакт. телефон д. (342)-212-32-50; +7-952-32-02-510

Тема диссертации на соискание д.т.н. - Специальная (закрытая), год защиты - 1998г., ВУЗ - Пермский военный институт ракетных войск им. маршала Советского Союза Чуйкова В.И., факультет- систем управления летательных аппаратов, 1975.г

Tyurin Sergey Feofentovich (Perm, Russian Federation) is Honored Inventor of the Russian Federation, Doctor of Technical Sciences, Professor at the Department of Automation and Telemechanics Perm National Research Polytechnic University (614990, Perm, 29, Komsomolsky av., e-mail: tyurinsergfeo@yandex.ru).