

Экспериментальная проверка некоторых свойств строго самосинхронных схем

Л. П. Плеханов, Ю.А. Степченков

Аннотация

Впервые в России в рамках полузаказной БМК-технологии (БМК – базовые матричные кристаллы) проведено прямое экспериментальное исследование ряда теоретически утверждаемых свойств строго самосинхронных (ССС) схем: независимости работы от задержек элементов, широкой области эксплуатации и безопасности функционирования.

Приводятся результаты исследования двух реализаций сравнительно простой экспериментальной ССС-микросхемы в широком диапазоне питающих напряжений и температур. Проведенные эксперименты подтверждают теоретические выводы по поведению ССС-схем и, в первую очередь, беспрецедентно широкий диапазон их работоспособности.

1. Введение

Теоретические основы строго самосинхронных (ССС) цифровых схем разрабатываются с 50-х годов прошлого века. Многими исследователями, и прежде всего В.И.Варшавским с сотрудниками [1], теоретически показано, что ССС-схемы обладают уникальными свойствами, отсутствующими у других типов схем. Главные из них:

- независимость правильной работы от задержек элементов, полное отсутствие сбоев из-за гонок сигналов;
- достоверность и безопасность функционирования: при возникновении константных неисправностей: ССС-схема останавливается, исключая появление ложной информации.

Отметим, что указанные свойства математически доказаны только для ССС-схем и отсутствуют у других типов асинхронных, а тем более синхронных схем. Из этих свойств вытекает несколько практически важных следствий, подробно описанных в статье [2].

Известно, что к началу 90-х годов группой В.И.Варшавского были подготовлены для реализации проекты ССС-микросхем с целью их изучения и дальнейшего развития. Однако известная ситуация того периода не позволила этим планам осуществиться.

В настоящее время бурно развивающаяся *асинхроника* – направление построения схем, альтернативное синхронному – разрабатывает различные способы устранения недостатков синхронных схем. Концептуальные преимущества асинхронных и, в частности, самосинхронных схем сейчас явно или неявно общепризнаны [3] и подтверждены результатами компьютерного моделирования (например, [4]). Однако в схемотехнической практике на уровне опытных образцов и коммерческих изделий были получены подтверждения их преимуществ только для отдельных параметров.

В первую очередь это связано с тем, что из-за размытости терминологии, а иногда и в рекламных целях в зарубежных публикациях к самосинхронным (self-timed) схемам иногда относят разные классы асинхронных схем с существенно разными характеристиками и возможностями. Все методологии асинхронного проектирования могут быть классифицированы по модели синхронизации, на которой они базируются, и разбиты на три группы.

1) Наиболее многочисленная группа – методологии, базирующиеся на модели с ограниченной задержкой: схемы Haffman'a, микроконвейеры, так называемые самосинхронные

схемы Домино или I-net схемы [3]. Все они требуют использования либо системы локальной синхронизации (self-clocking, self-synchronous), либо линий задержек в определенных цепях. При решении ряда проблем синхронных схем их правильное функционирование зависит от задержек элементов: они вынуждены ориентироваться на худший случай срабатывания элементов, правда, не глобально, во всей схеме, а локально, в отдельных ее частях. Методология их проектирования близка к методологии проектирования синхронных схем. При их разработке могут быть использованы стандартные системы автоматизированного проектирования (САПР) интегральных схем (ИС), и область их эксплуатации практически не отличается от области чисто синхронных реализаций.

2) Другие подходы базируются на модели элементов и соединительных проводов до точки разветвления с неограниченной задержкой. Примеры таких методологий: графы сигнальных переходов (STG), диаграммы изменений (CD) и трансляция процессов связи Martin'a. При необходимости эти методологии могут быть расширены для разработки схем с неограниченной задержкой после точки разветвления. В настоящее время эти подходы носят, в основном, исследовательский характер и могут быть использованы только для ограниченного класса схем. Организация полного цикла проектирования таких схем не покрывается существующими средствами САПР ИС и, как минимум, требует введения в их состав специализированных подсистем: подсистем проверки наличия нарушений самосинхронности в проектируемой схеме и подсистем синтеза СС-схем [5].

3) Анализ материалов зарубежной печати позволяет сделать вывод, что основная масса схемотехнических решений относится к классу квазисамосинхронных. Такого рода схемы представляют собой комбинации ССС-элементов, в которых реализован контроль действительного окончания событий (переходных процессов), и асинхронных элементов. В последних, вместо контроля действительного окончания событий, действует гипотеза ограниченного времени протекания событий (аналогично асинхронным схемам), реализуемая встроенными элементами задержек. Это позволяет уменьшить число транзисторов на их реализацию. Однако при этом теряется основное преимущество самосинхронных схем – независимость их поведения от задержек элементов, и, как следствие, пропадает возможность бестестовой самодиагностики и локализации неисправностей.

В качестве примера приведем проект семейства микропроцессоров ASPRO (Asynchronous Processors), разрабатываемого лабораторией TIMA (Time of Informatics and Microelectronics for computer Architecture) [6]. По мнению разработчиков, это семейство CMOS-микропроцессоров относится к классу Quasy-Delay-Insensitive (QDI), т.е. к уже упомянутому квазисамосинхронному классу. В [6] приведены и другие микропроцессоры, относящиеся к этому классу.

При таком нарастающем потоке публикаций по асинхронным схемам материалы по экспериментальной проверке их свойств крайне скудны.

Отметим одну публикацию [7], в которой приведены результаты, относящиеся к предмету данной статьи. На рис. 1 показаны зависимости производительности и мощности потребления квазисамосинхронного микропроцессора AMULET1 (1 мкм) от уровня питающего напряжения. При номинальном уровне напряжения в 5 В работоспособность всего микроконтроллера обеспечивалась в диапазоне от 3,5 до 6,0 В, а работоспособность процессорного модуля наблюдалась при снижении напряжения питания до 2,5 В. Вероятно, эти параметры были получены при номинальной температуре (20⁰ С).

В условиях нашей страны экспериментальная проверка свойств ССС-схем и даже само их развитие оказались в замкнутом кругу: отсутствие убедительных практических результатов не позволяет привлечь необходимые ресурсы для разработки ССС-схем, а получение этих результатов невозможно без ресурсов на проектирование и изготовление схем.

Дополнительной трудностью при разработке ССС-схем является отсутствие ряда необходимых элементов в составе имеющихся библиотек БМК изготовителей.

В указанных проблемах удалось продвинуться только в последнее время.

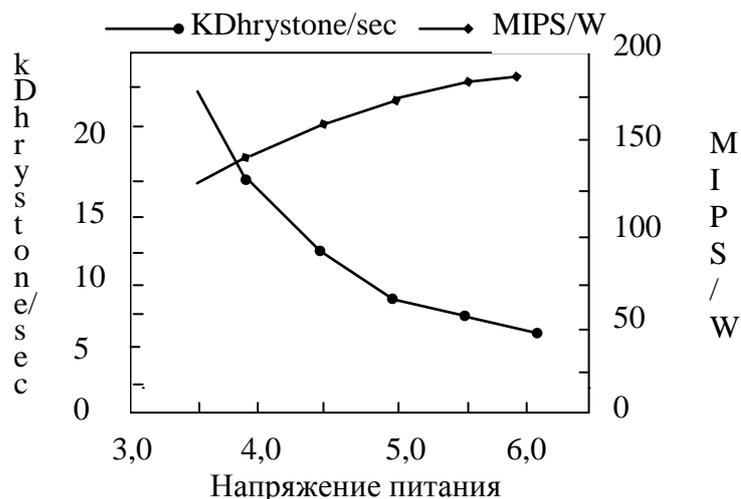


Рис. 1. Производительность AMULET1 и мощность потребления

Специалистами ИПИ РАН и ГУ НПК "Технологический центр" МИЭТ (г. Зеленоград) впервые в отечественной и зарубежной практике для ползуказных БИС была создана библиотека ССС-элементов, которая позволит разрабатывать устройства с работоспособностью, *действительно* не зависящей от быстродействия их элементов. Эта библиотека отвечает всем критериям построения ССС-схем, оптимальных для реализации на их основе высоконадежных отказоустойчивых средств ВТ [8].

В настоящее время завершается подготовка к запуску в производство и проведению сравнительных испытаний синхронного и самосинхронного вариантов исполнения тестового кристалла "Микроядро", который реализует функции вычислительного ядра 8-разрядного микроконтроллера PIC18CXX, широко используемого в отечественных разработках. Получение первых опытных образцов кристаллов, реализованных на БМК 5503, запланировано на 3 квартал 2006 года. Надеемся, что оптимистические результаты разработки (по итогам моделирования и топологического проектирования на отечественной промышленной САПР БМК "Ковчег 2.6") найдут свое подтверждение и в ходе испытаний опытных кристаллов [9].

Здесь же приводятся данные изменения быстродействия кристалла в зависимости от его температуры: оно снижается на 0,3 % на каждый °С. При этом обеспечивается работа микропроцессора в диапазоне температур от -50 °С до 120 °С при номинальном уровне напряжения в 5 В.

Цель данной работы – экспериментальная проверка уникальных свойств самосинхронности на примере двух реализаций простой ССС-схемы и, в первую очередь, определение граничного диапазона правильной работы экспериментальных образцов БИС БМК.

2. Функциональная схема

Для реализации были взяты трехразрядный счетчик и трехразрядный сумматор в строго самосинхронном исполнении (рис. 2).

При выборе схемотехнических решений не ставилась задача оптимизации быстродействия или затрат в транзисторах; были взяты наиболее простые решения.

Схема работает следующим образом. Счетчик увеличивает свое содержимое на единицу каждый цикл "рабочая фаза – спейсер". Сигналы с разрядов счетчика подаются на сумматор и суммируются с внешними сигналами N0-N2, постоянными для каждого эксперимента. Эти внешние (одиночные) сигналы преобразуются в схеме в парафазный код.

После сборки всех индикаторных сигналов с помощью Г-триггеров формируется общий сигнал индикации схемы Ind. В эксперименте этот сигнал должен быть замкнут внешней связью с входным управляющим сигналом СС для обеспечения режима самогенерации – рабочего режима ССС-схем.

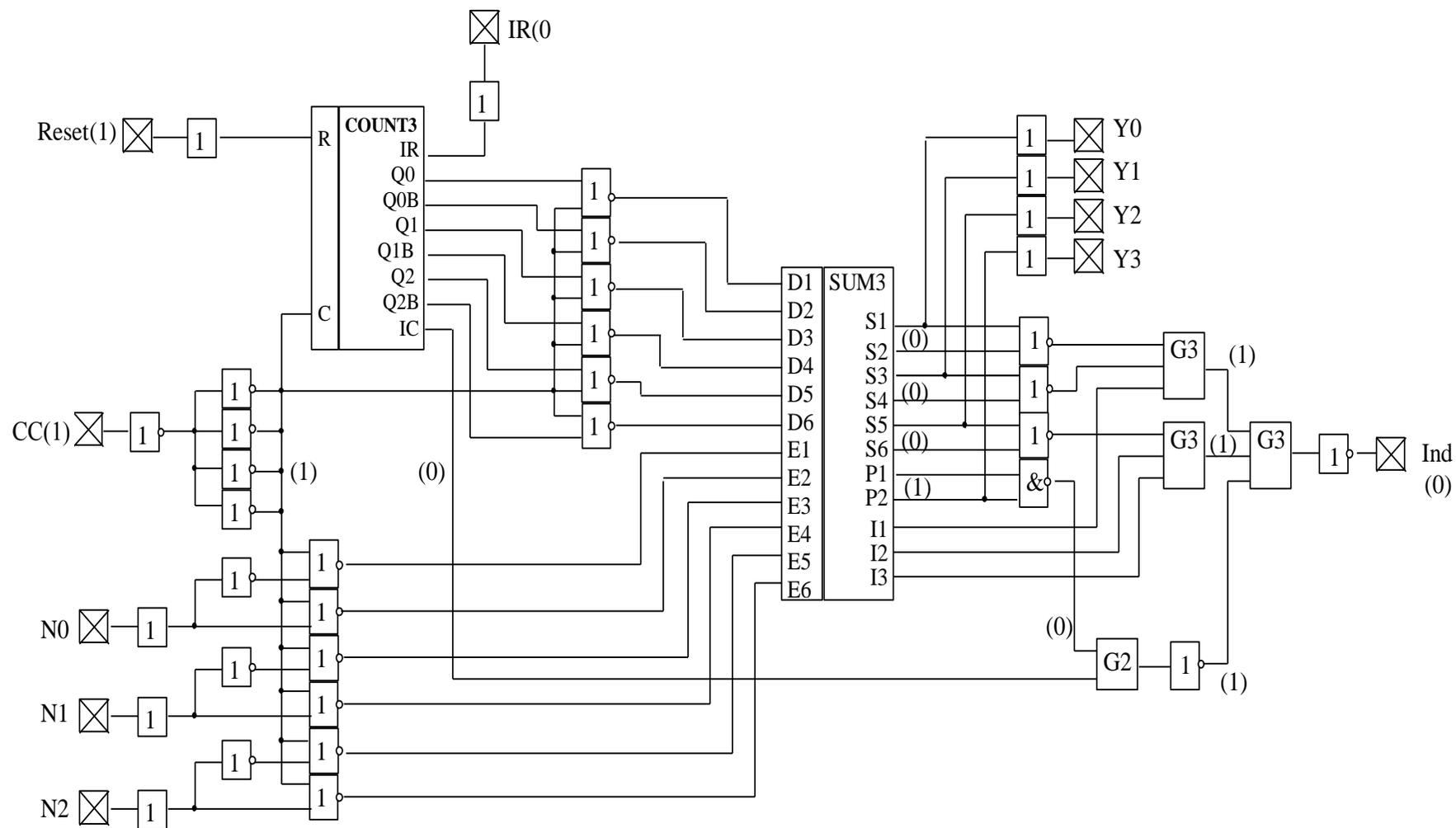


Рис. 2. Функциональная схема устройства

Другие внешние сигналы схемы: Y0-Y3 – выходы сумматора и его перенос, Reset – установка счетчика, IR – индикатор установки счетчика.

В скобках на схеме указываются значения спейсеров в соответствующих точках. Более подробно со схемотехническими решениями счетчика и сумматора можно познакомиться в [10].

3. Реализация и результаты экспериментов

Приведенная схема была реализована на двух разных предприятиях по двум независимым КМДП-технологиям – 3 мкм (НПО „ФИЗИКА“) и 1,8 мкм (НПК "Технологический центр" МИЭТ).

Изготовленные экземпляры ССС-схемы помещались в климатическую установку. Эксперименты проводились с помощью простых приборов: регулируемого источника питания, осциллографа и логического анализатора.

В экспериментах проверялась правильность работы (в разомкнутом состоянии), а также измерялась собственная частота самогенерации для оценки быстродействия.

На рис. 3 и 4 приведены результаты экспериментов по проверке работоспособности двух реализаций данной ССС-схемы.

Внутренний прямоугольник на рисунках показывает паспортную гарантированную область работоспособности обычных синхронных микросхем данных типов.

Цифрами на рисунках обозначены собственные частоты ССС-схем в режиме самогенерации (в МГц). Обращает на себя внимание широкий диапазон значений этой частоты. Это объясняется тем, что ССС-схема работает без ожидания каких-либо тактовых сигналов и потому с быстродействием, максимально возможным в данных внешних условиях.

Левая и правая границы областей (по температуре) обусловлены возможностями климатической установки. По всей видимости, эти границы могли бы быть расширены, особенно в сторону низких температур.

В области низких питающих напряжений ССС-схема вела себя в полном соответствии с теорией: при наступлении некоторого порогового напряжения она прекращала работу – самогенерация останавливалась, изменения выходов прекращались.

Для первой реализации микросхемы на верхней границе области, показанной на рис. 3, все экземпляры были работоспособны. При дальнейшем повышении напряжения они безвозвратно выходили из строя (также с прекращением самогенерации), в зависимости от экземпляра, в диапазоне от 9,5 до 13,5 В. Всего для этих экспериментов было пожертвовано 7 экземпляров микросхем первой реализации.

Вторая реализация (см. рис. 4) была более устойчива на верхней границе области. Экземпляры схемы прекращали работать, но не выходили из строя.

4. Заключение

Впервые в России проведено прямое экспериментальное исследование ряда теоретически утверждаемых свойств строго самосинхронных схем: независимости правильной работы от задержек элементов, безопасности функционирования, беспрецедентно широкого диапазона работоспособности.

Экспериментальное исследование образцов ССС-микросхемы показало следующие результаты.

1) Схема устойчиво и правильно работает во всем приведенном выше диапазоне температур и напряжений питания. Неправильных результатов счета не обнаружено.

2) Диапазон работоспособности по температуре от -80 до 130°C определялся только возможностями климатической установки и, скорее всего, может быть расширен.

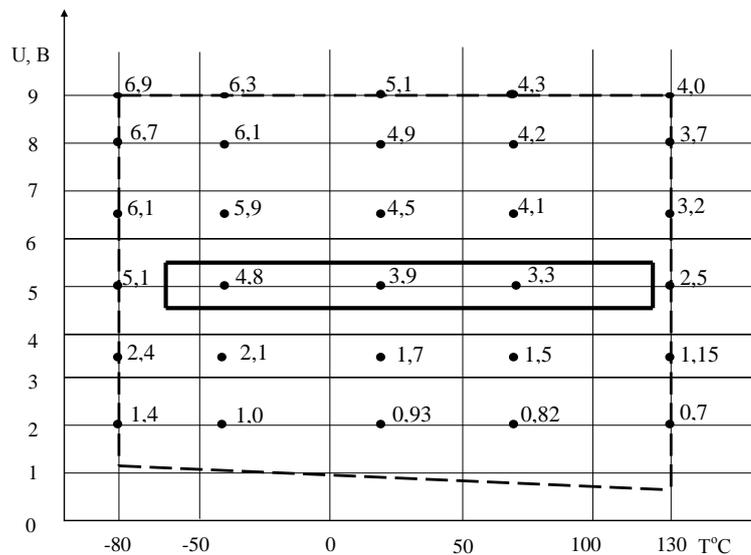


Рис. 3. Область правильной работоспособности первой реализации ССС-микросхемы (3,0 мкм)

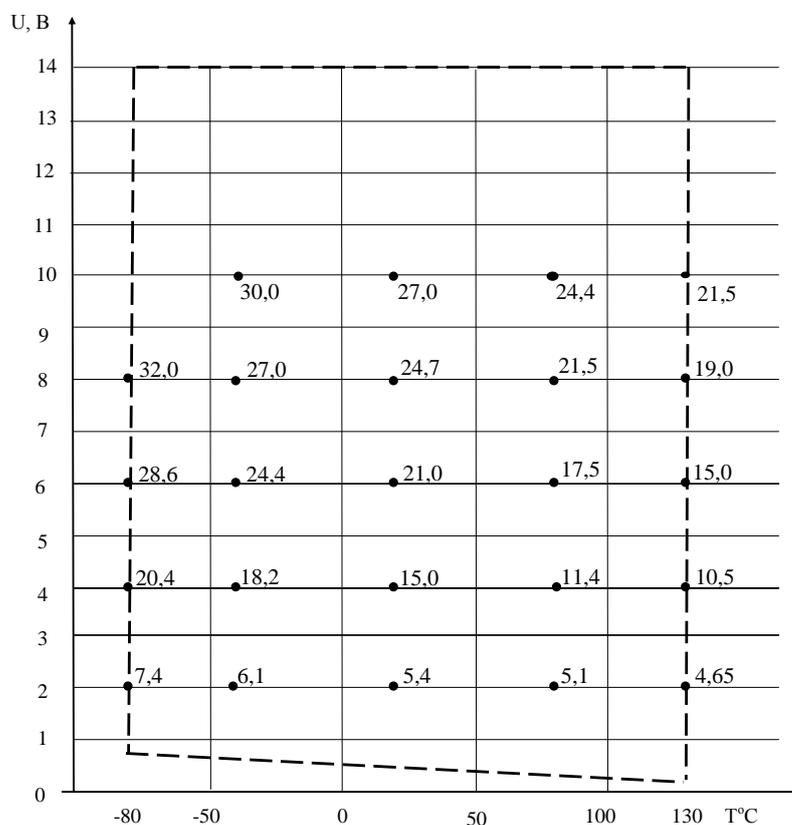


Рис. 4. Область правильной работоспособности первой реализации ССС-микросхемы (1,8 мкм)

3) Задержки элементов схемы и, соответственно, ее быстродействие в исследованной области работы менялись более чем в 10 раз при сохранении правильности функционирования.

4) Проведенные эксперименты полностью подтверждают теоретические выводы по поведению ССС-схем.

Авторы выражают благодарность А.В. Розе и Ю.М. Дмитриеву (НПО „ФИЗИКА“) за помощь в работе.

Список литературы

1. Автоматное управление асинхронными процессами в ЭВМ и дискретных системах. Под ред. *Варшавского В.И.* М.: Наука, 1986. 398 с.
2. *Филин А.В., Степченков Ю.А.* Компьютеры без синхронизации // Системы и средства информатики. Вып. 9. – М.: Наука, 1999. – С. 247-261
3. *Hauck S.* Asynchronous design methodologies: An overview // Proceedings of the IEEE, 83(1), January 1995. – P. 69-93
4. *Степченков Ю.А., Дьяченко Ю.Г., Петрухин В.С., Филин А.В.* Цена реализации уникальных свойств самосинхронных схем. Сборник "Системы и средства информатики". Вып. 9. – М.: Наука, 1999. – С. 261-292
5. *Рождественский Ю.В., Морозов Н.В., Степченков Ю.А., Рождественскене А.В.* Универсальная подсистема анализа самосинхронных схем. // Настоящ. сборник
6. Techniques of informatics and microelectronics for computer architecture. TIME Laboratory. Annual report 2002, May 2003. – P.p. 39-53 (<http://time.imag.fr>)
7. *Woods J.V., Day P., Furder S.B., Garside J.D., Paver N.C., Temple S.* AMULET1: an asynchronous ARM microprocessor // IEEE Transactions Computers, Vol. 46, No. 4, April 1997. – P.p. 385-397
8. *Степченков Ю.А., Денисов А.Н., Дьяченко Ю.Г., Гринфельд Ф.И., Филимоненко О.П., Фомин Ю.П.* Библиотека элементов БМК для критических областей применения // Сборник "Системы и средства информатики". Вып. 14 – М.: Наука, 2004. – С. 318-361
9. *Степченков Ю.А., Петрухин В.С., Дьяченко Ю.Г.* Опыт разработки самосинхронного ядра микроконтроллера на базовом матричном кристалле. Доклад на конференции "Проблемы разработки перспективных микроэлектронных систем – 2005" // Сборник научных трудов под общ. ред. *Стемпковского А.Л.* – М.: ИППМ РАН, 2005. – С. 235 – 242
10. Исследование программируемости, алгоритмических и схемотехнических проблем проектирования рекуррентных компьютеров. Шифр: «Парсек». № г. р. 01.2.00.412412. Отчёт о НИР (промежуточный). – М.: ИПИ РАН, 2005. – 250 с.