

УДК 681.324-192:681.325.65

НАПРАВЛЕНИЯ РАЗВИТИЯ ИНТЕГРАЛЬНОЙ ЭЛЕМЕНТНОЙ БАЗЫ ДЛЯ КОМПЬЮТЕРОВ СЛЕДУЮЩЕГО ПОКОЛЕНИЯ

А.В. Филин

Введение

Среди множества проблем проектирования компьютеров новых поколений (КНП) проблема создания элементной базы (ЭБ) для них является наиболее важной, поскольку именно она определяет границы между поколениями этого вида средств вычислительной техники. По крайней мере, так было при смене первых четырех состоявшихся поколений компьютеров.

С ростом степени интеграции ИС возможность реализации всей электронной части компьютера на одном большом кристалле (суперкристалле или кремниевой пластине - вафере) становится ведущей идеей полупроводниковой промышленности. Сегодня еще нет “компьютера на вафере”, но ведущие фирмы-изготовители СБИС уже сегодня способны изготовить на одной пластине всю электронную часть малой машины, и утверждают, что сразу после 2000 года и достаточно мощные компьютеры на вафере станут реальностью.

Полувековая история устойчивого развития вычислительной техники показывает, что каждый переход к следующему поколению компьютеров требовал пересмотра не только ЭБ, но и их логической организации (архитектуры). Сегодня вместо прежнего представления о “СБИС-архитектурах” приходит представление об “архитектурах, ориентированных на вафер”. Хотя ЭБ всегда была (и остается) стимулятором развития компьютерной отрасли, следующий шаг в технологии создания компьютеров должен быть обеспечен некоторыми новыми подходами к их проектированию, обеспечивающими

применение всех потенциальных преимуществ уровней интеграции, следующих сразу после сегодняшних СБИС.

Высокая надежность СБИС-систем предполагает учет большего числа различных критериев и оценок качества элементной базы по сравнению, например, с общепринятым критерием “производительность/стоимость”, принятым для компьютеров универсального назначения, использующих ЭБ более низких уровней интеграции. Характерно, что ЭБ для высоконадежных компьютеров должна не только функционировать в “некомфортных” условиях окружающей среды, но и, желательно, чтобы локализовались некоторые ошибки и ограничивалось распространение недостоверных данных и выходных сигналов.

Учитывая значимость интегральной ЭБ (ИЭБ) для определения облика КНП, приведем итоги прогноза направлений ее развития на ближайшие годы. Хотя прогноз был сделан по 23 параметрам [1], что позволило увидеть в целом картину состояния и развития СБИС (верх достижений современных интегральных технологий), ниже приводятся итоги (скорректированные с учетом прошедшего с того момента времени), которые базируются лишь на анализе развития их восьми основных параметров.

1. Анализируемые параметры элементной базы

Параметры, которые оцениваются и прогнозируются для ЭБ (ИС) КНП:

- **степень интеграции;**
- **скорость переключения;**
- **технология изготовления;**
- **технологическая эффективность;**
- **надежность;**
- **функциональная специализация;**
- **технология проектирования;**

- **автоматизация проектирования.**

1.1. Степень интеграции

Технология интегральной схемы будущего - так называемой **GSI**-схемы (*Giga-Scale Integrated circuit*) обеспечит переход порога в миллиард (10^9) транзисторов. Технология **WSI**-схем (*Wafer-Scale Integrated circuit*) в перечне не рассматривается. Её возможности определяются числом транзисторов, размещаемых на пластине (вафере).

Увеличение уровня интеграции связывается с двумя главными направлениями:

- а) уменьшение размеров топологических компонентов;*
- б) расширение используемой площади кристалла.*

Уменьшение размеров топологических компонентов не беспредельно. Скорость роста плотности упаковки уменьшается приблизительно вдвое каждые десять лет. При движении по этому пути периодически приходится преодолевать возникающие препятствия различного толка, поскольку начинают рушиться не только привычные физические устои, но и экономика электронных схем.

Например, при переходе границы в **1 мкм** происходит переход в “иной мир”, где проводник перестает подчиняться закону Ома. Его сопротивление растёт не пропорционально, а экспоненциально с увеличением длины (l); соответственно меняются задержка сигнала ($\tau = c_0 \rho_0 l^2$) и плотность тока, и начинает сказываться неведомый классической электротехнике эффект “прерывистости электрического тока”, который необходимо учитывать. Теперь уже не транзисторы, диоды или конденсаторы являются лимитирующим фактором, а самые обычные, не вызывавшие прежде никаких вопросов и проблем алюминиевые проводники. Они становятся все тоньше и тоньше, и вследствие этого падает их электрическая ёмкость (что очень хорошо!), поскольку время задержки сигнала, идущего по проводнику тем больше, чем больше эта ёмкость. Но вместе с тем в ещё большей мере растёт электрическое сопротивление проводов (что очень плохо!), поскольку

время задержки сигнала тем меньше, чем это сопротивление меньше. Все это приводит к возникновению перекосов в распространении сигналов по проводникам разной длины и необходимости устранения их. Достигается это за счет разбиения схем на эквивалентные зоны, в которых производится выравнивание длин проводников составляющих сигналов. В результате проводники не только занимают львиную долю места на кристалле, но и больше всех других элементов схемы ухудшают ее быстродействие.

Чтобы перейти топологическую границу **0,5 мкм**, потребовалось преодолеть ряд фундаментальных технологических ограничений, касающихся новых способов изоляции и уменьшения уровней питания. Уменьшение размеров элементов транзистора ниже **0,3 мкм** существенно приближает его к размерам кристаллической решетки кремния, и когда это произойдет, транзистор перестанет существовать как схемотехнический элемент. Предел степени приближения не установлен, но оценивается в **0,1 мкм**. Ожидается, что ниже этой границы характер электронного потока и количественный эффект сойдут “на нет” и конструирование субмикронных элементов микросхем придется вести с учетом квантово-полевых эффектов. По грубой оценке, граница **0,1 мкм** должна быть достигнута в районе **2004-2006** годов. Преодоление барьера **0,1 мкм** означает переход на принципиально новую технологию, базирующуюся на квантовую электронику (нанотехнологию). Таким образом, будет достигнут молекулярный уровень размеров транзисторов. Ожидается, что промышленный переход на новые технологии начнется после **2010** года. Технология **GSI**-схем позволит подойти к барьеру в **0,1 мкм** и создаст условия к ассимиляции с нанотехнологией, но уже на другой физической базе. С этого момента начнется новый этап развития элементной базы компьютеров. Хотя появление некоторых первых тестовых устройств на базе нанотехнологии ожидается к концу 90-х годов, нанотехнология - все же дело будущего века.

Для расширения используемой площади кристалла видимых существенных ограничений нет. Существующие ограничения -

технологические и экономические. Однако скорость роста размеров кристалла удваивается каждые **6** лет, что значительно ниже сравнительно с другими тенденциями. В настоящее время промышленный выход годных кристаллов размером более **1 см²** слишком низок. Оптимистические ожидания разрешают надеяться на кристаллы **4-5 см²**. Вот как прогнозирует фирма Intel развитие размеров своих чипов для микропроцессоров (в скобках после года указывается *площадь чипа* в мм²): 1997 (300), 1999 (340), 2001 (385), 2003 (430), 2006 (520).

Если выиграет "ваферный" подход, может быть получен дальнейший рост размеров кристаллов. Только переход к нескольким вертикальным (трехслойным) структурам с размером элемента менее **0,3 мкм** и далее к сверхрешетке и квантовым технологиям может вновь возродить интерес к кристаллам принятых размеров.

Существующие способы увеличения надежности и выхода годных ИС приводят, в основном, к структурной (аппаратной) избыточности, всегда требующей дополнительной площади кристалла. Например, троирование схем для коррекции одиночного дефекта ведет почти к четырёхкратному увеличению площади кристалла. Очевидно, что для уменьшения площади кристалла необходимы еще более эффективные способы коррекции выхода годных ИС и обработки их неисправностей. Наиболее достижимо это в шинных и клеточно-матричных структурах (с многократными идентичными элементами), способных к динамической реконфигурации.

Неясны еще ни точные границы миниатюризации стандартных структур, ни специфический тип устройств, которые должны их заменять. Однако, несомненно, что любой существенный прогресс в каком-либо из этих направлений (особенно во втором) будет решительно воздействовать на архитектуры вычислительных систем и другие компоненты вычислительной техники.

1.2. Скорости переключения

Скорость переключения транзистора - главный фактор повышения производительности системы на кристалле. Существующий опыт показывает, что воздействие технологии на повышение производительности было всегда большим, чем других “вкладчиков”, например, совершенствования архитектуры. Частота синхронизации выросла почти в **100** раз за **25** последних лет и к 2000-му году должна достичь рекордной отметки в **1 ГГц** (объявлено, что микропроцессор “Power PC/IBM” с медными проводниками **0,18 мкм** будет работать на такой частоте). Справедливости ради, заметим, что основная шумиха относительно предельной частоты микросхем касается микропроцессоров и памяти. При этом совершенно умалчивается о том, что за этими технологическими успехами реальные программные продукты угнаться не в состоянии и, как следствие этого, аппаратные достижения начинают использоваться с запаздыванием.

К сожалению, увеличение скорости переключения и частоты синхронизации ИС вызывает множество дополнительных проблем:

- а) увеличение потребляемой и рассеиваемой мощности;*
- б) влияние емкостей и индуктивностей кремниевых проводов;*
- в) несоответствие упаковки ИС;*
- г) синхронизация (в том числе внутри СБИС);*
- д) рост чувствительности к помехам.*

Потребляемая мощность снижается постоянно, с **0,3 мВт** на вентиль в 1990 году до **0,05 мВт** в 1995 году, но не синхронно с уровнем интеграции. В результате при имеющихся темпах роста уровня интеграции, даже быстро совершенствующаяся технология CMOS не обеспечивает потребляемую мощность, соответствующую возможностям корпусов ИС, по рассеянию теплоты. Потребность в более низких уровнях питания стала решающей с переходом барьера в **0,5 мкм**. Важный эффект второго порядка (по сравнению с чрезмерным собственным рассеянием мощности), вытекающий из фундаментальных физических ограничений, вызывает деградацию характеристик транзисторов при стандартном уровне **5 вольт** и ограничивает плотность

упаковки. Последовательный переход **3,3 → 2,2 → 1,5 → 1,0 вольт** - прогноз будущего, соответствующий повышению плотности. Под пониженными напряжениями технология CMOS обладает достаточным резервом, чтобы отвечать требованиям проектирования GSI на ее основе. Вот как виделся в 1997 году фирме Intel прогноз развития тенденций в области напряжений питания и рассеиваемой мощности для микропроцессорных (μ P) чипов:

<u>Год выпуска μP-чипа</u>	<u>1997</u>	<u>1999</u>	<u>2001</u>	<u>2003</u>	<u>2006</u>
Топология (мкм)	0,25	0,18	0,15	0,13	0,10
Частота (ГГц)	0,75	1,25	1,5	2,1	3,5
Напряжение (В)	1,8-2,5	1,5-1,8	1,2-1,5	1,2-1,5	0,9-1,2
Мощность (Вт/чип*)	70	90	110	130	160

*(без охлаждения)

Исходный материал вводит верхнюю границу по частоте для ИС. Известно, например, что арсенид галлия (**GaAs**) обеспечивает пятикратное увеличение частоты по сравнению с кремнием (до **30 ГГц**). При существующих технологиях освоение субнаносекундного (ниже **1 мкм**) диапазона ожидается в начале следующего столетия. Однако увеличение скоростей переключения требует огромных расходов и заставляет готовить переход к новым, более дорогим, чем кремний, материалам или составам (например, кремний на сапфире).

Поиск адекватных решений упаковки и приемлемых носителей должен выполняться для GSI-чипов и WSI-пластин. В настоящее время кажется, что многокристальные модули (**MCM - MultiChip Modules**) имеют лучшую перспективу. Главная причина выбора MCM состоит в возможности выполнять существенную часть межсоединений внутри MCM, что не только уменьшает число внешних выводов, но также улучшает частотные свойства устройства. Пластины кремния с перепрограммируемыми областями межсоединений могут использоваться как основания для установки чипов. Некоторые прогнозы предсказывают роль плат в уменьшении соединений MCM главным образом за счет проводов электропитания и земли и общих

(интерфейсных) шин данных. Переход на несинхронные виды схемотехники (асинхронную, квазисамосинхронную или самосинхронную) позволит освободить до четверти площади кристалла, отдаваемой сегодня под проводники и транзисторы подсистем принудительной синхронизации. Проблема повышения достоверности функционирования GSI-схем наилучшим образом решается в случае реализации их в самосинхронном базисе.

1.3. Технологии изготовления

В настоящее время, вместе с основными технологическими материалами - кремнием и арсенидом галлия, - используются или разрабатываются также и другие конструкционные материалы для ИС с GSI- и WSI-уровнями интеграции:

- кремний 2-го поколения (электrolюминесцентный материал: обладает свечением, как и арсенид галлия);
- соединения полупроводниковых материалов III и IV группы периодической системы элементов;
- композиционные (в том числе, сверхпроводящие) материалы;
- материалы-световоды (кварцевое стекло и пластмассы);
- редкоземельные магнетики.

Сравнительный анализ говорит, что и после 2000-го года кремний не сдаст своих позиций (по меньшей мере, течение первых 10 лет). Он остается наиболее вероятным претендентом на главную роль в создании GSI-схем.

Хотя уже созданы тестовые устройства с уникальными свойствами, базирующиеся на некремниевых материалах (GaAs, InPh, гранат, сверхпроводящие полупроводники и др.), интегральная микроэлектроника на базе кремния развивается так динамично, что актуальный вопрос противостояния архитекторов ЭВМ выливается скорее в "как использовать доступные множества миллионов транзисторов", чем "как получить сколько-то дополнительных миллионов". Кремний остается наиболее доступным, недорогим, легко

обрабатываемым материалом, возможности которого еще не исчерпаны. Только GaAs-ИС, как ожидается, будут конкурировать с ним в очень ограниченных областях, где требуются более высокие характеристики: скорость переключения (например, в схемах синхронизации), устойчивость к радиации, нечувствительность к изменению температуры и влажности в более широких пределах.

До настоящего времени все успехи кремниевых технологий базировались на использовании алюминия для “изготовления” проводников ИС, основной параметр которых постоянно уменьшался. Это хорошо прослеживается на изделиях фирмы Intel Corp. Если, например, пионерский микропроцессор Intel 80386 изготавливался с проектными нормами **1,5 мкм**, то следующий - Intel 80486 – уже имел **1,0 мкм**, Pentium – **0,8 мкм**, Pentium II и Pentium Pro – **0,6 мкм**. В следующих моделях эта норма была уменьшена до **0,25-0,2 мкм** (уровень 1998 года). Очевидно, что с ростом плотности упаковки элементов ИС сокращались и пути пробега электронов. Однако, начиная с **0,3 мкм** - уровня проектных норм на проводники, возникли очередные проблемы, связанные с самим материалом проводников. Был достигнут так называемый “алюминиевый” предел [6]. Серьезным препятствием на пути повышения быстродействия кристаллов стал рост электрического сопротивления микроскопических алюминиевых проводников, соединяющих компоненты микросхемы. Проще говоря, проезд по короткой дороге не становится быстрее, когда она не приспособлена для быстрой езды. Выход из возникшего тупика предложила фирма IBM, которая обнародовала метод использования меди для уменьшения размеров микросхем и увеличения их производительности. Медь обладает меньшим, чем алюминий, сопротивлением. Объявлено, что первыми ИС, в которых будет использоваться медь, станут “медные” версии микропроцессора PowerPC 750 (при норме на проводники **0,18 мкм**, он будет способен работать на предельной частоте в **1,1 ГГц**, рабочая – **1 ГГц**). На первый взгляд достижение IBM не кажется таким уж значительным, однако это не просто замена алюминия медью.

Попытки произвести такую замену велись давно. Медь загрязняет кремниевую подложку, из-за чего транзисторы становятся неработоспособными. Фирма IBM решила проблему загрязнения кремниевой подложки с помощью специальной технологии изолирования медных проводников и герметизации меди в процессе ее напыления.

Совершенно очевидно, что производство кристаллов следующих поколений будет происходить по следующему сценарию (“нарисован” фирмой Intel): 1997 = **0,25 мкм**, 1999 = **0,18 мкм**, 2001 = **0,15 мкм**, 2003 = **0,13 мкм**, 2006 = **0,10 мкм**. Далее прогнозируется плавный переход к промышленному применению в ИС нанотехнологии.

Преимущества технологии CMOS/ВiCMOS среди других доступных реализаций “кремниевой логики” хорошо известны, и едва ли есть сомнения насчет ее перспектив. “Медная” технология ВiCMOS может, несомненно, расцениваться как технология КНП. Но есть и другая точка зрения. В частности, японские специалисты считают [3], что в компьютерах шестого поколения будет использоваться чистая CMOS-технология.

1.4. Технологическая эффективность

Есть два способа увеличения технологической эффективности:

- а) улучшение технологии;*
- б) разработка “безошибочных” схем.*

Анализ показывает, что большинство дефектных ИС имеет единичные дефекты. Следовательно, возможность использования ИС, нечувствительных к единичным отказам, как ожидается, будет эффективным способом нейтрализации технологических дефектов и увеличения выхода годных ИС до экономически приемлемого уровня (несмотря на некоторое количество избыточности аппаратуры, диктуемой подходом).

Подход особенно пригоден для блоков памяти больших емкостей и может быть расширен для других типов ИС. Однако оценки

избыточности, требующейся для произвольной логики, неутешительны. Например, мажорирование на транзисторном уровне приводит к 33-кратному усложнению схем. Даже большинство реальных методов нейтрализации единичных дефектов усложняет схему в 3 - 4,5 раза. Таким образом, улучшение производственного выхода годных ИС посредством перепрограммируемых структур - нетривиальная задача. Однако она успешно решается не только для чипов памяти, но и для логических ИС и СБИС-устройств с матричной структурой. Ожидается, что в будущем экономически выгодное производство высоконадежных СБИС будет базироваться на больших чипах и пластинах с использованием отказоустойчивых методов проектирования. По крайней мере, очевидно, что разработка любых КНП должна использовать методы отказоустойчивого проектирования, начиная с самой начальной стадии проекта.

С отказоустойчивостью СБИС связаны проблемы их:

- а) тестируемости,*
- б) контролируемости.*

Тестируемость - трудная задача для разработчиков СБИС. Несмотря на значительные усилия, инструментальные средства тестирования не адекватны требованиям проектирования и изготовления СБИС. Расхождение должно, вероятно, стать более очевидным для GSI- и WSI-схем. Единственная надежда на преодоление возрастающих трудностей в тестировании сложных устройств соотносится сегодня со встроенными средствами контроля. Следовательно, предполагается, что самоконтролируемость должна быть необходимым свойством самореконфигурирующихся КНП.

Раньше свойства контроля обычно добавлялись в устройство после синтеза структуры блока или модуля. Вместе с недостаточностью доступных методов контроля это приводило к расхождению методов проверки с реальной моделью вероятных неисправностей и не обеспечивало эффективности и надежности контроля. Для КНП,

требующих самой высокой надежности вычислений, проблема оперативной контролируемости становится наиважнейшей.

Обобщенный опыт подчеркивает потребность в обеспечении контролируемости на всех уровнях системы, начиная с ЭБ, для получения требуемой оперативной эффективности. С этой точки зрения самосинхронная схмотехника обладает уникальными свойствами, недостижимыми для других конкурентов (см. [2]).

1.5. Надежность

Общее понятие надежности включает в себя два основных аспекта:

- а) гарантоспособность,*
- б) помехоустойчивость.*

Несмотря на наличие надежно-ориентированных (НО) систем и значительный запас знаний в этой области, проблема обеспечения реальной надежности в целом не может рассматриваться как решенная. Известные решения касаются непосредственно отдельных составляющих проблемы и не закрывают все уровни системы. Методы, одобренные на системном уровне, не могут быть механически расширены на модульный и схмотехнический уровни. Концепция НО-архитектуры КНП должна опираться на систематическую многоуровневую отказоустойчивую организацию в отношении полностью исследованных категорий возможных отказов. Классификация возможных отказов, исследование их сущности и воздействий на функционирование системы должны допускать поиск новых эффективных подходов, возможно, зависящих от технологии, которые разрешат нейтрализовать технологические неисправности на технологическом и схмотехническом уровнях, освобождая верхние уровни от соответствующих проблем.

То же относится к рассмотрению помехоустойчивости. Классификация и исследование возможных сбоев основывается на разделении и определении влияния дестабилизационных факторов (ДФ),

которые рассматриваются как совокупность условий, влияющих на поведение электронного оборудования при его эксплуатации. КНП должна быть полностью толерантной ко всем ДФ, внешним и внутренним. Обе группы ДФ хорошо исследованы и классифицированы. Внутренние ДФ являются следствием ошибок разработки или отклонений технологии при изготовлении. Внешние ДФ вызываются окружающими условиями применения: температурой, влажностью, электромагнитными полями, ускорениями, радиацией, старением материалов и др. причинами.

Современные технологии обеспечивают интенсивность отказов $\sim 10^{-7}$ /час и интенсивность сбоев $\sim 10^{-4}$ /час. Отмечено, что интенсивность отказов слабо зависит от степени интеграции ИС, в то время как интенсивность сбоев увеличивается из-за уменьшения размеров компонентов и напряжений питания, а также более высоких рабочих частот. Ожидается, что именно сбои будут главной проблемой проектировщиков КНП.

Если практические методы периодического самотестирования способны в определенной степени локализовать и нейтрализовать отказы, они абсолютно неприменимы к редким сбоям, которые могут возникать также и во время самотестирования. Только средства оперативного контроля процесса во время выполнения операций способны решить эту проблему. Следовательно, модули КНП должны обладать способностью самоконтроля и самокоррекции аппаратуры, чтобы обеспечивалась непрерывность и достоверность функционирования, а контролируемость должна расцениваться как наиболее важная особенность КНП на обоих этапах - изготовления и функционирования.

Для компьютеров реального времени, которые, прежде всего, должны отличаться высокой достоверностью обработки информации, проблема охвата непрерывным и достоверным контролем их аппаратуры, является центральной. Тщательное изучение качественных изменений развития компьютерной схемотехники позволяет выявить

тенденцию эволюционного увеличения доли контрольных функций (и соответственно – контрольной аппаратуры) в элементной базе компьютеров от поколения к поколению. Эта тенденция (имеет ступенчатый, скачкообразный характер) справедлива и для ИС. Проявляется она в создании сначала самотестирующихся, затем самоконтролирующихся и, в перспективе, самокорректирующихся ИС. Быстрые количественные изменения СБИС имеют тенденцию к переходу в качественные. На конечном этапе развития переход к качественному скачку будет состоять в совмещении в единое целое рабочих, контрольных, диагностических и корректирующих процессов, что приведет к созданию *естественно-надежных* узлов, устройств и, соответственно, компьютеров в целом. Этот вывод важен для выбора принципов построения схемотехнической и элементной базы КНП.

Общая конечная цель применения КНП и систем на их базе - *полная надежность функционирования в течение всего срока службы* - может быть достигнута как разумная комбинация тщательно разработанных методов, гарантирующих достаточный уровень надежности (саморемонтируемости) и помехоустойчивости.

1.6. Функциональная специализация

Объявленная цель - компьютер (целая ЭВМ) на одном чипе или вафере - выдвигает тенденцию функциональной специализации каждого индивидуального изделия. При этом система становится очень специфичной, с ограниченной тиражируемостью и чрезмерной стоимостью.

Преодоление данного противоречия видится в использовании "геометрической" тенденции развития технических систем: *от точки - к линии*, затем - *к плоскости*, далее – *к объему*, далее – *к совмещению объемов*. Применительно к компьютерной технике эта тенденция интерпретируется так: от отдельной ЭВМ (*точка*) - к системе ЭВМ на основе линейных (шинная, сотовая) структур обмена (*линейка*); затем - к плоско-матричной ЭВМ (*плоскость*); далее - к объемно-матричной ЭВМ

(куб) - к ЭВМ из кубиков (*гиперкуб*). Реализация систем по этой схеме позволит снять противоречие и спасти компьютерную промышленность. Увеличение числа компонентов в таких системах, которое может достигать многих тысяч на GSI-уровне, позволит снять проблему загруженности заводов выпуском многих однотипных ИС, послужит средством для увеличения производительности и надежности, так как сложные системные компоненты могут использоваться и для распараллеливания вычислений, и для резервирования. Распараллеливание вычислений, в свою очередь, позволяет ускорять вычисления или, как ни странно, экономить общую потребляемую мощность, потому что потребляемая мощность имеет квадратичную зависимость от частоты переключения.

Эффективное размножение компонентов в системе ЭВМ/НП должно подчиняться следующим основным принципам:

- а) однородность и регулярность,*
- б) иерархическая вложимость,*
- в) явная избыточность.*

Однородность компонентов системы должна облегчать проектирование и применение. Регулярность - единственный способ обеспечивать их эффективное взаимодействие в пределах мультисистемы. Отмечено, что в реализациях стандартных архитектур до **80%** площади чипа заняты межсоединениями - больше, чем транзисторами. Следовательно, организация межсоединений между однородными многократными компонентами - наиболее важная проблема размножения компонентов систем.

Иерархическая вложимость должна давать возможность сохранять совместимость и последовательность при расширении или развитии архитектур и упрощать процесс проектирования. Явная избыточность - проверенный способ обеспечить повышенную надежность и жизнеспособность.

Четыре класса однородных структур могут рассматриваться как пригодные для систем КНП:

- а) линейные одношинные структуры,*
- б) матричные структуры (соединения с соседями),*
- в) сети со структурой алгебраических графов,*
- г) иерархические структуры.*

Одношинные линейные структуры с рядом специфических компонентов (центральный процессор, банки памяти, периферийные процессоры, каналы прямого доступа к памяти и пр.), соединенных общей шиной обмена, наиболее просты и обычны. Массивы с соседними соединениями (матрицы и сотовые структуры) также хорошо показывают себя. Алгебраические сети графов (n -кубические сети, кубически связанные циклические сети, сети типа "коммутация с перестановкой" и "сдвиг с заменой", кластерные сети) - пока еще экспериментальные, и их применимость в универсальных архитектурах стоит под вопросом. Иерархические структуры ("деревья процессоров", пирамидальные компьютеры) также ограничиваются в настоящее время только обработкой сигналов и распознаванием образов. Таким образом, исследование новых регулярных параллельных структур (в особенности – с масштабируемым параллелизмом), совместимых как с универсальными прикладными программами, так и с GSI-технологией, а также разработка универсальных алгоритмов, пригодных для параллельных структур, остаются проблемами КНП.

Одно из хороших решений, хотя и далеко не исчерпывающее, должно, вероятно, вводить в мультисистему свойство, присущее динамическим реконфигурациям мультисистемных компонентов. Такое свойство будет релевантно не только к гибкому приспособлению структуры к алгоритмическим особенностям и резкому увеличению отказоустойчивости, но также должно улучшать производительность при изготовлении исправных чипов и систем на пластине (вафере).

1.7. Технология проектирования

В настоящее время для СБИС-устройств используется исключительно методика проектирования синхронных интегральных

микросхем (далее - синхронная схемотехника). Методика базируется на строгой системе синхронизации, задаваемой одним генератором синхроимпульсов, общим для всех частей системы. Синхронная методика так проста и ясна, что другие варианты не рассматривались бы вообще, если бы она не оказалась неприменимой к большим параллельным системам.

Площадь, занимаемая на чипе транзистором, уменьшилась, время переключения сократилось, в то время как время распространения сигнала, в том числе синхросигнала, не изменилось. В результате относительно возросший такт работы схемы в пределах площади больших чипов становится основным ограничителем быстродействия.

Есть паллиативные решения, практически раздвигающие границы для применения синхронной схемотехники. Одно из них, широко используемое в настоящее время - деление системы на отдельные *эквихронные зоны*, со строгой синхронизацией внутри зоны и асинхронным взаимодействием между зонами. Однако это решение вызывает другую проблему - *асинхронного арбитража*. Проблема *арбитража* состоит в согласовании внешних асинхронных сигналов интерфейса с синхронными сигналами внутри эквихронной зоны. Любой синхронизатор, обычно триггер, имеет так называемое неопределенное *метастабильное состояние*, которое возникает во время произвольного совпадения появления внешнего сигнала, который нужно синхронизировать, и активного фронта внутреннего синхросигнала. Время выхода из метастабильного состояния имеет также непредсказуемое и произвольное значение с пуассоновским распределением. Вероятность наступления этого состояния возрастает с увеличением частот синхронизации (т.е. с ростом уровня интеграции). Теоретический анализ показал фундаментальный характер проблемы, не имеющей гарантированного решения [4].

Это обстоятельство вместе с другими недостатками (генератор синхросигналов и система их распределения и доставки потребляет до **25%** общей мощности, до **30%** площади чипа, генерирует

нежелательные шумы, ограничивает масштабирование и т.д.) делает очевидным, что

– *синхронная схемотехника, как она ни привлекательна и ни освоена, несовместима с GSI- и WSI-технологиями, в особенности, если речь идет о параллельных системах);*

– *переход на асинхронную (как и, в дальнейшем, на самосинхронную) схемотехнику становится неизбежным.*

Здесь “самосинхронизация” в широком смысле рассматривается как *автосинхронизация*. Термин “самосинхронизация” предпочтительнее, потому что, если придерживаться строгого подхода, вообще исчезает понятие синхронизации в схемах, и термин “автосинхронизация” становится бессмысленным.

Синхронная схемотехника ввела стадию практического развития тестов и довела ее до совершенства. Самосинхронная схемотехника - в настоящее время скорее теоретическая концепция. Однако именно эта методика обещает наиболее полно выявить все преимущества GSI- и WSI-технологий [5] в случае её применения.

1.8. Автоматизация проектирования

Сегодня замечено: с ростом сложности СБИС (например, при переходе от СБИС к СБИС-системам, не говоря уже о GSI-системах) время их разработки занимает все больше времени. Это явление связывают с кризисом продуктивности (производительности) труда команд разработчиков таких систем. Для существенного повышения продуктивности команд разработчиков надо либо наращивать численность команды (с учетом дополнительной сложности продукта), либо увеличивать время разработки продукта (опять же с учетом его дополнительной сложности). Данные фирмы Intel подтверждают сказанное: простая экстраполяция численности команды разработчиков микропроцессоров серии “80X86 – Pentium – Merced”, имеющейся сегодня у Intel, на 2004 год приводят к численности в ~ 2000

разработчиков. Столько инженеров потребуется для разработки микропроцессора уровня 2004-го года, если продуктивность команды не будет расти. Экстраполяция по времени проектирования (при том же условии постоянства продуктивности) показывает, что для проектирования микропроцессора 2004 года потребуется ~ 25 лет. Отсюда следует вывод: *продуктивность должна увеличиваться быстрее, чем сложность*. Решить эту проблему можно за счет автоматизации процесса проектирования систем, реализуемых на площади одного кристалла. Причем желательно использовать самые эффективные методы.

Проектирование GSI- и WSI-устройств и систем настойчиво стимулирует некоторые новые подходы и методы - новую методологию проектирования. Разработка подобных систем на всех уровнях - архитектурном, структурном, логическом и топологическом - должна быть объединена так близко, как это возможно, и подчинена в значительной степени требованиям тестируемости и контролируемости. Все это могло бы быть выполнено только новым поколением инструментальных средств - "сквозной" САПР. Такие инструментальные средства (к ним относят также кремниевые трансляторы и компиляторы) должны обеспечивать сквозное решение задач проектирования на всех уровнях - с самого верхнего ("стратегические" задачи и поведение системы) до самого нижнего уровня (ЭБ и топологическая поддержка).

Необходимость разрабатывать новые, несовместимые с существующими, САПР для принципиально новых компьютеров, является серьезным препятствием на пути их создания. И это, действительно, так. Однако объективная потребность могла бы оправдать это непростое решение. Сказанное относится, прежде всего, к самосинхронной схемотехнике, отличающейся своей новизной. Новизна, естественно, требует создания новой методологии проектирования самосинхронных ИС, и новых, несовместимых с существующими, инструментальных САПР. Таким образом, новая методология проектирования, обеспечиваемая новой сквозной САПР, должна

объединять новации на всех уровнях разработки - от системы в целом до ЭБ.

1.2. Выводы

- Прогресс в элементной базе для КНП (помимо технологических улучшений) будет, скорее всего, достигнут при значительных изменениях в нижеследующем:

- *архитектурных подходах,*
- *методах обеспечения надежности,*
- *схемотехнических приложениях.*

- С КНП соотносятся, прежде всего, GSI- и, особенно, WSI-уровни технологий.

- CMOS-технология на базе кремния сохранит свои позиции как базисная для КНП.

- В самой технологии (с уровня **0,2 мкм** - уровень развития технологии 1999 года) будет осуществлена замена алюминиевых проводников на медные проводники. В результате такой замены можно будет создавать более крупные и быстрые ИС, так как медь имеет меньшее электрическое сопротивление, чем алюминий.

- Помехоустойчивость как средство обеспечения надежности выйдет на передний план.

- Функциональная спецификация будет требовать разработки практических методов реконфигурации системы и адаптации к специфическим особенностям ее применения.

- Высокая надежность и, прежде всего, помехоустойчивость будет достигнута, благодаря:

- *существенной избыточности многократно тиражируемых однородных компонентов системы, с расширенной способностью к динамической реконфигурации системы;*

- *тестируемости и контролируемости, свойственной всем уровням КНП;*

– специальной самосинхронной схмотехнике;

– применению медных проводников.

- Будет решена проблема обеспечения естественной долгоживучести ИС.

- Акцент в конструкторской базе будет перемещен от стандартных печатных плат к кремниевым пластинам на базе МСМ.

- Новая сквозная нестандартная САПР будет покрывать все стадии разработки, с возможностью расширения в будущем в сторону специальных "СБИС-трансляторов", отвечающих требованиям, перечисленным выше.

ЛИТЕРАТУРА

1. Исследование проблем создания естественно-надёжных ЭВМ. Внутренний отчет за этап 2 по НИР "Архитектура". М.: ИПИ РАН, 1995.

2. Автоматное управление асинхронными процессами в ЭВМ и дискретных системах / под ред. **В.И. Варшавского**. - М: Наука, 1986. - 398 с.

3. **Jim Heid, Bill Snyder**. Processors Leap Ahead. *PC World*, January 1998, p. 58.

4. **В. Шершульский**. Технологии для микропроцессоров следующего поколения. *ComputerWeekly*, № 2, 1998, с. 31, 32.

5. **А. Фаткулин**. На подходе гигагерцы! *Компьютерра*, № 6, 16 февраля 1998, с. 22.

6. **А. Фаткулин**. Куда идет мадам DRAM? *Компьютера*, № 9, 9 марта 1998, с. 44-47.

7. **А.В. Филин, Ю.А. Степченко**. Схмотехника интегральной элементной базы естественно-надёжных компьютеров // Системы и средства информатики. Вып. 7. – М: Наука, 1995. – с.222-239.

8. *А.В. Филин*. Самосинхронизация – естественный путь обеспечения долгоживучести интегральных схем // Системы и средства информатики: Вып.9. – М: Наука. Физматлит, 1999. с. 242-247.

- # - # - # - # -